



Docket No. 242058US2CIP

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

IN RE APPLICATION OF: Naoto JIKUTANI, et al.

GAU: 2828

SERIAL NO: 10/697,035

EXAMINER:

FILED: October 31, 2003

FOR: SURFACE-EMISSION LASER DIODE OPERABLE IN THE WAVELENGTH BAND OF 1.1-1.7 MICROMETERS AND OPTICAL TELECOMMUNICATION SYSTEM USING SUCH A LASER DIODE

SUBMISSION NOTICE REGARDING PRIORITY DOCUMENT(S)

COMMISSIONER FOR PATENTS
ALEXANDRIA, VIRGINIA 22313

SIR:

Certified copies of the Convention Application(s):

- 2003-118115 is submitted herewith
- 2001-050083, 2001-050145, 2001-050171, 2001-051253, 2001-051256, 2001-051266, 2001-053190, 2001-053200, 2001-053213, 2001-053218, 2001-053225, 2001-073767, 2001-090711, 2002-019748, 2002-033590, and 2002-050548 were filed in prior application Serial No. 10/085,204 filed February 26, 2002
- were submitted to the International Bureau in PCT Application Number _____
Receipt of the certified copies by the International Bureau in a timely manner under PCT Rule 17.1(a) has been acknowledged as evidenced by the attached PCT/IB/304.

Respectfully Submitted,

OBLON, SPIVAK, McCLELLAND,
MAIER & NEUSTADT, P.C.

Joseph Scafetta Jr.
Marvin J. Spivak
Registration No. 24,913

Joseph Scafetta, Jr.
Registration No. 26,803

Customer Number

22850

Tel. (703) 413-3000
Fax. (703) 413-2220
(OSMMN 11/04)

日本国特許庁
JAPAN PATENT OFFICE

10/697,035

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 2003年 4月23日
Date of Application:

出願番号 特願2003-118115
Application Number:
[ST. 10/C] : [JP 2003-118115]

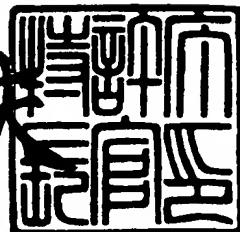
出願人 株式会社リコー
Applicant(s):

CERTIFIED COPY OF
PRIORITY DOCUMENT

2004年 1月 6日

特許庁長官
Commissioner,
Japan Patent Office

今井康夫





【書類名】 特許願

【整理番号】 0302533

【提出日】 平成15年 4月23日

【あて先】 特許庁長官殿

【国際特許分類】 H01L 33/00

【発明の名称】 n型半導体分布ブレグ反射器および面発光半導体レーザ素子および面発光レーザアレイおよび面発光レーザモジュールおよび光インターフェクションシステムおよび光通信システム

【請求項の数】 16

【発明者】

【住所又は居所】 東京都大田区中馬込1丁目3番6号 株式会社 リコー
内

【氏名】 軸谷 直人

【発明者】

【住所又は居所】 東京都大田区中馬込1丁目3番6号 株式会社 リコー
内

【氏名】 佐藤 俊一

【特許出願人】

【識別番号】 000006747

【住所又は居所】 東京都大田区中馬込1丁目3番6号

【氏名又は名称】 株式会社 リコー

【代表者】 桜井 正光

【代理人】

【識別番号】 100090240

【住所又は居所】 神奈川県横浜市西区浅間町1丁目5番1号 インテンション横浜601号

【弁理士】

【氏名又は名称】 植本 雅治

【電話番号】 045-316-1042

【先の出願に基づく優先権主張】

【出願番号】 特願2002-131363

【出願日】 平成14年 5月 7日

【手数料の表示】

【予納台帳番号】 009793

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9808722

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 n型半導体分布プラグ反射器および面発光半導体レーザ素子
および面発光レーザアレイおよび面発光レーザモジュールおよび光インターネ
クションシステムおよび光通信システム

【特許請求の範囲】

【請求項1】 屈折率が異なる2種の半導体層が積層されているn型にドー
プされたn型半導体分布プラグ反射器において、屈折率が異なる2種の半導体
層の間に、前記2種の半導体層の間の屈折率を有する中間層が設けられてい
ることを特徴とするn型半導体分布プラグ反射器。

【請求項2】 請求項1記載のn型半導体分布プラグ反射器において、前
記中間層の厚さが 20 [nm]よりも厚いことを特徴とするn型半導体分布プラ
グ反射器。

【請求項3】 請求項1記載のn型半導体分布プラグ反射器において、前
記中間層の厚さが 30 [nm]以上であることを特徴とするn型半導体分布プラ
グ反射器。

【請求項4】 請求項1記載のn型半導体分布プラグ反射器において、前
記中間層の厚さ t [nm]が、分布プラグ反射器の反射波長 λ [μ m]に対し
て、 $20 < t \leq (50\lambda - 15)$ [nm]の範囲であることを特徴とするn型半
導体分布プラグ反射器。

【請求項5】 請求項1乃至請求項4のいずれか一項に記載のn型半導体分
布プラグ反射器が用いられていることを特徴とする面発光半導体レーザ素子。

【請求項6】 活性層を挟んでn型半導体分布プラグ反射器とp型半導体
分布プラグ反射器とが設けられている面発光半導体レーザ素子において、前記
n型半導体分布プラグ反射器がメサ形状に加工されていることを特徴とする面
発光半導体レーザ素子。

【請求項7】 活性層を挟んでn型半導体分布プラグ反射器とp型半導体
分布プラグ反射器とが設けられている面発光半導体レーザ素子において、n型
半導体分布プラグ反射器の共振領域以外の領域が高抵抗化されていることを特
徴とする面発光半導体レーザ素子。

【請求項8】 請求項6または請求項7記載の面発光半導体レーザ素子において、前記n型半導体分布プラグ反射器は、屈折率が異なる2種の半導体層の間に、前記2種の半導体層の間の屈折率を有する中間層が設けられていることを特徴とする面発光半導体レーザ素子。

【請求項9】 請求項6または請求項7記載の面発光半導体レーザ素子において、前記n型半導体分布プラグ反射器は、屈折率が異なる2種の半導体層の間に、前記2種の半導体層の間の屈折率を有する中間層が設けられ、前記中間層の厚さが20 [nm] よりも厚いことを特徴とする面発光半導体レーザ素子。

【請求項10】 請求項6または請求項7記載の面発光半導体レーザ素子において、前記n型半導体分布プラグ反射器は、屈折率が異なる2種の半導体層の間に、前記2種の半導体層の間の屈折率を有する中間層が設けられ、前記中間層の厚さが30 [nm] 以上の厚さであることを特徴とする面発光半導体レーザ素子。

【請求項11】 請求項6または請求項7記載の面発光半導体レーザ素子において、前記n型半導体分布プラグ反射器は、屈折率が異なる2種の半導体層の間に、前記2種の半導体層の間の屈折率を有する中間層が設けられ、前記中間層の厚さ t [nm] が、分布プラグ反射器の反射波長 λ [μ m] に対して、 $20 < t \leq (50\lambda - 15)$ [nm] の範囲であることを特徴とする面発光半導体レーザ素子。

【請求項12】 請求項5乃至請求項11のいずれか一項に記載の面発光半導体レーザ素子において、活性層は、III族材料とV族材料とにより構成されており、活性層のIII族材料が、Ga, Inのいずれか、または、全てであり、活性層のV族材料が、As, N, Sb, Pのいずれか、または、全てであることを特徴とする面発光半導体レーザ素子。

【請求項13】 請求項5乃至請求項12のいずれか一項に記載の面発光半導体レーザ素子によって構成されていることを特徴とする面発光レーザアレイ。

【請求項14】 請求項5乃至請求項12のいずれか一項に記載の面発光半導体レーザ素子、または、請求項13記載の面発光レーザアレイが用いられていることを特徴とする面発光レーザモジュール。

【請求項15】 請求項5乃至請求項12のいずれか一項に記載の面発光半導体レーザ素子、または、請求項13記載の面発光レーザアレイ、または、請求項14記載の面発光レーザモジュールを用いて構成された光インターフェクションシステム。

【請求項16】 請求項5乃至請求項12のいずれか一項に記載の面発光半導体レーザ素子、または、請求項13記載の面発光レーザアレイ、または、請求項14記載の面発光レーザモジュールを用いて構成された光通信システム。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、n型半導体分布プラグ反射器および面発光半導体レーザ素子および面発光レーザアレイおよび面発光レーザモジュールおよび光インターフェクションシステムおよび光通信システムに関する。

【0002】

【従来の技術】

従来、 $0.85\mu m$ 帯、 $0.98\mu m$ 帯に反射帯域を有する分布プラグ反射器（D B R）、および、このような分布プラグ反射器を共振器ミラーとした同波長帯の面発光半導体レーザ素子が知られている。分布プラグ反射器は、屈折率の異なる材料をそれぞれ媒質中の光の波長の $1/4$ 厚さに交互に積層して構成され、界面での光波の多重反射を利用し、99.9%以上の高い反射率を得ることが可能である。

【0003】

また、面発光半導体レーザ素子は、発振閾値電流が低く、高速動作が可能であり、また2次元集積化が容易であることから、光インターフェクション、画像処理システムの光源として好適であり注目されている。面発光半導体レーザ素子は、光学利得を生じる領域が共振器領域中の一部分のみであり、また、共振器長が短いことから、99%以上の高い反射率を有する共振器ミラーが必要である。この共振器ミラーとしては分布プラグ反射器が好適である。

【0004】

分布プラグ反射器の材料としては、例えば半導体材料または誘電体材料等が挙げられるが、特に半導体材料による半導体分布プラグ反射器は通電が可能であり、面発光半導体レーザ等のレーザ素子への応用に適している。

【0005】

従来、このような面発光半導体レーザ素子として、GaAsを基板に用いたAlGaAs系材料による0.85μm帯および0.98μm帯の素子が知られており、この材料系では、AlGaAs材料による半導体分布プラグ反射器が共振器ミラーとして用いられている。

【0006】

AlGaAs系材料による半導体分布プラグ反射器は、Al組成の異なる2種のAlGaAs層から構成され、低屈折率層として、Al組成の大きい半導体層（例えばAlAs層）が用いられ、また、高屈折率層として、Al組成の小さな半導体層（例えばGaAs層）が用いられている。面発光半導体レーザ素子の典型的な例では、活性層を挟み、それぞれp型およびn型にドープされた半導体分布プラグ反射器が設けられ、光波の閉じ込めと活性領域へのキャリアの注入が行われている。

【0007】

しかし、これらの2種の導電型の半導体分布プラグ反射器の中でも、特にp型半導体分布プラグ反射器は、Al組成の異なる2種の半導体層によるヘテロ界面の影響のために、電気抵抗が高いことが問題となっている。従来、p型半導体分布プラグ反射器の電気抵抗を低減するために、例えば、0.98μm帯等の面発光半導体レーザ素子においては、文献「Photonics Technology Letters Vol.2, No.4, 1990, p.p.234-236, Photonics Technology Letters Vol.4, No.12, 1992, p.p.1325-1327」等に示されているように、分布プラグ反射器を構成するAl組成の異なる2種の層の間に、これらの中間のAl組成を有した組成傾斜層等のヘテロ障壁緩衝層を設けることが知られている。

【0008】

【発明が解決しようとする課題】

一方、n型半導体分布プラグ反射器は、p型半導体分布プラグ反射器に比

べて非常に低抵抗であり、これまで素子特性（例えば、面発光半導体レーザ素子の特性）に与える影響が少ないと考えられていたために、詳細な検討は行われていなかった。

【0009】

しかしながら、n型半導体分布プラグ反射器において、2種の異なる半導体によるヘテロ界面では、半導体材料のバンド不連続の影響によって、キャリアの蓄積、空乏化が生じ、その特性はバルク半導体と大きく異なる。特にキャリア密度が減少している空乏層は、静電容量成分への寄与があり、素子（例えば、面発光半導体レーザ素子）をパルス駆動する際や、高速変調を行う際に、電気的特性、素子応答特性に制限を与える原因となる。また、ヘテロ界面の影響により、電流-電圧特性に非線形性が生じたり、更に素子の駆動条件の違いに対し、電流-電圧特性が変化するという問題がある。

【0010】

このように、特性の優れた素子（例えば面発光半導体レーザ素子）を得るために、n型半導体分布プラグ反射器の構造、電気特性についても詳細な検討を行う必要があるが、従来、これに関する詳細な検討は行われていなかった。

【0011】

本発明は、半導体ヘテロ界面による電流-電圧特性への影響、及びヘテロ界面による静電容量の低減を図ることの可能なn型半導体分布プラグ反射器および面発光半導体レーザ素子および面発光レーザアレイおよび面発光レーザモジュールおよび光インターフェクションシステムおよび光通信システムを提供することを目的としている。

【0012】

【課題を解決するための手段】

上記目的を達成するために、請求項1記載の発明は、屈折率が異なる2種の半導体層が積層されているn型にドープされたn型半導体分布プラグ反射器において、屈折率が異なる2種の半導体層の間に、前記2種の半導体層の間の屈折率を有する中間層が設けられていることを特徴としている。

【0013】

また、請求項2記載の発明は、請求項1記載のn型半導体分布プラグ反射器において、前記中間層の厚さが20 [nm]よりも厚いことを特徴としている。

【0014】

また、請求項3記載の発明は、請求項1記載のn型半導体分布プラグ反射器において、前記中間層の厚さが30 [nm]以上であることを特徴としている。

【0015】

また、請求項4記載の発明は、請求項1記載のn型半導体分布プラグ反射器において、前記中間層の厚さt [nm]が、分布プラグ反射器の反射波長 λ [μm]に対して、 $20 < t \leq (50\lambda - 15)$ [nm]の範囲であることを特徴としている。

【0016】

また、請求項5記載の発明は、請求項1乃至請求項4のいずれか一項に記載のn型半導体分布プラグ反射器が用いられていることを特徴とする面発光半導体レーザ素子である。

【0017】

また、請求項6記載の発明は、活性層を挟んでn型半導体分布プラグ反射器とp型半導体分布プラグ反射器とが設けられている面発光半導体レーザ素子において、前記n型半導体分布プラグ反射器がメサ形状に加工されていることを特徴としている。

【0018】

また、請求項7記載の発明は、活性層を挟んでn型半導体分布プラグ反射器とp型半導体分布プラグ反射器とが設けられている面発光半導体レーザ素子において、n型半導体分布プラグ反射器の共振領域以外の領域が高抵抗化されていることを特徴としている。

【0019】

また、請求項8記載の発明は、請求項6または請求項7記載の面発光半導体レーザ素子において、前記n型半導体分布プラグ反射器は、屈折率が異なる2種の半導体層の間に、前記2種の半導体層の間の屈折率を有する中間層が設けられていることを特徴としている。

【0020】

また、請求項9記載の発明は、請求項6または請求項7記載の面発光半導体レーザ素子において、前記n型半導体分布プラグ反射器は、屈折率が異なる2種の半導体層の間に、前記2種の半導体層の間の屈折率を有する中間層が設けられ、前記中間層の厚さが20 [nm]よりも厚いことを特徴としている。

【0021】

また、請求項10記載の発明は、請求項6または請求項7記載の面発光半導体レーザ素子において、前記n型半導体分布プラグ反射器は、屈折率が異なる2種の半導体層の間に、前記2種の半導体層の間の屈折率を有する中間層が設けられ、前記中間層の厚さが30 [nm]以上の厚さであることを特徴としている。

【0022】

また、請求項11記載の発明は、請求項6または請求項7記載の面発光半導体レーザ素子において、前記n型半導体分布プラグ反射器は、屈折率が異なる2種の半導体層の間に、前記2種の半導体層の間の屈折率を有する中間層が設けられ、前記中間層の厚さ t [nm]が、分布プラグ反射器の反射波長 λ [μ m]に対して、 $20 < t \leq (50\lambda - 15)$ [nm]の範囲であることを特徴としている。

【0023】

また、請求項12記載の発明は、請求項5乃至請求項11のいずれか一項に記載の面発光半導体レーザ素子において、活性層は、III族材料とV族材料により構成されており、活性層のIII族材料が、Ga, Inのいずれか、または、全てであり、活性層のV族材料が、As, N, Sb, Pのいずれか、または、全てであることを特徴としている。

【0024】

また、請求項13記載の発明は、請求項5乃至請求項11のいずれか一項に記載の面発光半導体レーザ素子によって構成されていることを特徴とする面発光レーザアレイである。

【0025】

また、請求項14記載の発明は、請求項5乃至請求項11のいずれか一項に記

載の面発光半導体レーザ素子、または、請求項13記載の面発光レーザアレイが用いられていることを特徴とする面発光レーザモジュールである。

【0026】

また、請求項15記載の発明は、請求項5乃至請求項11のいずれか一項に記載の面発光半導体レーザ素子、または、請求項13記載の面発光レーザアレイ、または、請求項14記載の面発光レーザモジュールを用いて構成された光インターフェクションシステムである。

【0027】

また、請求項16記載の発明は、請求項5乃至請求項11のいずれか一項に記載の面発光半導体レーザ素子、または、請求項13記載の面発光レーザアレイ、または、請求項14記載の面発光レーザモジュールを用いて構成された光通信システムである。

【0028】

【発明の実施の形態】

以下、本発明の実施形態を図面に基づいて説明する。

【0029】

第1の実施形態

本発明の第1の実施形態では、屈折率が異なる2種の半導体層が積層されているn型にドープされたn型半導体分布ブレグ反射器において、屈折率（禁則帯幅）が異なる2種の半導体層の間に、前記2種の半導体層の間の屈折率を有する中間層（半導体層）が設けられていることを特徴としている。

【0030】

この第1の実施形態では、屈折率（禁則帯幅）が異なる2種の半導体層の間の屈折率を有する中間層（半導体層）が設けられることによって、n型半導体分布ブレグ反射器のヘテロ界面におけるキャリアの空乏化を低減し、n型半導体分布ブレグ反射器の静電容量を低減することができる。

【0031】

すなわち、半導体分布ブレグ反射器のように、屈折率（禁則帯幅）の異なる

半導体層によって形成された半導体ヘテロ界面では、それぞれの半導体のドーピング密度、電子親和力の違いによって、ヘテロ界面にスパイク、ノッチと呼ばれるポテンシャル分布が形成される。例えばスパイク部分では、キャリアに対するポテンシャル障壁が高く、キャリアの空乏化が起こり、逆にノッチ部分ではポテンシャル障壁が低いためにキャリアの蓄積が起こる。このようにヘテロ界面におけるキャリアの分布が一様でないために、素子特性はヘテロ界面の影響を強く反映したものとなる。公知のように、p型半導体分布布拉格反射器では、多数キャリアである正孔の有効質量が大きいために、ヘテロ界面のスパイクの影響を強く受け、素子抵抗が非常に高くなるが、n型半導体分布布拉格反射器では、多数キャリアである電子の有効質量が正孔に比べて小さいことから、素子抵抗等への影響が少なく、従来、n型半導体分布布拉格反射器のヘテロ界面による影響については詳細に検討されてはいない。しかし、上述のように、ヘテロ界面では、導電型に関係無くキャリアの空乏化が生じており、これによる静電容量が生じる。

【0032】

例えば、ヘテロ界面が素子特性に与える影響を示すものとして、図14の電流-電圧特性について説明する。図14の電流-電圧特性は、図15に示したAlAs/GaAsからなるn型半導体分布布拉格反射器を含む素子に対し、CW(連続波形)における測定結果とパルスにおける測定結果とを比較したものである。ここで、図15の素子について詳しく説明すると、図15の素子は、n-GaAs基板層上に、AlAs/GaAsを1対のペアとする35ペアのn型半導体分布布拉格反射器が結晶成長され、n-GaAs基板層の裏面と、n型半導体分布布拉格反射器上に形成されたSiO₂絶縁層の除去部分(幅幅40μm, 長さ500μmのストライプ状の酸化膜除去部分)とに、オーミック電極が設けられている。図15のn型半導体分布布拉格反射器においては、AlAs/GaAsの各界面には中間層(組成傾斜層)が設けられておらず、各界面では組成が急峻に変化している。図14では、CW測定とパルス測定とで、電流-電圧特性に大きな違いが見られ、特にパルス測定では、印加電圧が高く、素子抵抗が大きいことが分かる。更にCW測定の場合にも、電流値500mAの付近で負性

抵抗が現れており、ヘテロ界面におけるキャリアの空乏化、蓄積が影響を与えている様子が分かる。以上の様に、急峻なヘテロ界面を備えたn型分布プラグ反射器では、ヘテロ障壁におけるキャリアのトンネル等が原因と考えられるヘテロ電流-電圧特性の非線形性（負性抵抗）が生じたり、素子の測定条件の違いによって、電流-電圧特性に変化が生じてしまっている。

【0033】

一方、図16は、図15と同様の構造の素子において、n型半導体分布プラグ反射器のAlAs/GaAsの各界面に中間層として線形組成傾斜層を設けた場合の電流-電圧特性を示す図である。図16には、線形組成傾斜層の厚さが20nmと30nmとの2つの場合について示されている。図16では、図14と比べて、パルス測定とCW測定での違いが低減しており、いずれも直線的な特性に改善している。つまり、測定条件（駆動条件）に対する電流-電圧特性の違いは大幅に改善され、またCW測定時に見られていた非線形性（負性抵抗）も大幅に改善されている。以上の様に、ヘテロ界面による電流-電圧特性への影響が大幅に低減されており、これに伴い界面の空乏化によって生じる静電容量も大幅に低減している。

【0034】

面発光半導体レーザ素子では、素子サイズ、酸化狭窄径の微細化により、素子抵抗および静電容量が素子の変調速度の上限を決めている。従って、10Gb/sを超えるような高速変調を行うためには、素子抵抗、容量を可能な限り低減することが非常に重要であり、酸化狭窄層以外にも、半導体分布プラグ反射器の界面による容量を低減することが重要である。また、図14の様に、素子の測定条件によって電流-電圧特性が変化したり、電流-電圧特性に非線形性が生じることは実用上好ましいものではない。

【0035】

第1の実施形態のように、n型半導体分布プラグ反射器を構成する半導体層の間に、これらの間の屈折率（禁則帯幅）有する中間層（半導体層（いまの例では線形組成傾斜層））を設ける場合には、図16に示すように、スパイク、ノッチ等のポテンシャル分布の発生を低減することができる。このように、ヘテロ界

面におけるポテンシャル障壁が平滑化されることにより、従来ヘテロ界面に生じていたキャリアの蓄積、空乏化を飛躍的に低減することが可能となる。従って、電気抵抗についても更に低減できることは勿論であるが、ヘテロ界面の影響をより効果的に低減し、n型分布プラグ反射器の電流-電圧特性の非線形性、駆動条件による電流-電圧特性の変化を低減することができる。更にヘテロ界面におけるキャリアの空乏化が抑制されることによって、空乏領域による静電容量を大幅に低減することができる。このように、n型半導体分布プラグ反射器の電流-電圧特性が改善され、また静電容量が低減されることによって、例えばこれを反射鏡として用いる面発光半導体レーザ素子では、従来に比べて素子の駆動が容易となり、更により高速な変調が可能になる。

【0036】

すなわち、第1の実施形態では、n型半導体分布プラグ反射器による静電容量の影響を低減すべく、n型半導体分布プラグ反射器を構成する屈折率の異なる2種の半導体層の間に、これらの間の屈折率を有した中間層（半導体層）を設け、ヘテロ界面におけるポテンシャル障壁を平滑化することで、駆動（測定）条件の違いによる電流-電圧特性の変化、及び電流-電圧特性における非線形性の低減と、またキャリアの空乏化による静電容量の低減を図ることができる。

【0037】

第2の実施形態

本発明の第2の実施形態は、第1の実施形態の分布プラグ反射器において、前記中間層の厚さが20 [nm] よりも厚い構成としている。

【0038】

第2の実施形態では、中間層の厚さを上記の厚さとし、ヘテロ界面におけるポテンシャル障壁を平滑化することによって、電流-電圧特性における非線形性、及び測定条件による電流-電圧特性の変化、及びヘテロ界面による静電容量が低減された、電気特性に優れたn型分布プラグ反射器を得ることができる。

【0039】

再度、図16を参照すると、図16では厚さ20mの組成傾斜層（中間層）を設けた構造において、図14の中間層を設けない構造に対して、CW測定とパル

ス測定の違いが大幅に低減されていることが分かる。つまり、厚さ20nmの組成傾斜層によって、パルス測定とCW測定での電流-電圧特性の違いが大幅に低減し、更にCW測定において見られていた電流-電圧特性における非線形性が解消されている。これらの結果は、厚さ20nmの組成傾斜層において、プラッグ反射器のヘテロ界面におけるポテンシャル障壁を大幅に平滑化できることを示している。また、これに伴って、ヘテロ界面におけるキャリアの空乏化による静電容量も大幅に低減することができる。

【0040】

第2の実施形態では、以上の様に20nmよりも厚い組成傾斜層を設けることによって、ヘテロ界面の影響を大幅に低減し、n型分布プラッグ反射器の電流-電圧特性が改善され、ヘテロ界面における静電容量を低減できる。

【0041】

第3の実施形態

本発明の第3の実施形態は、第1の実施形態のn型分布プラッグ反射器において、前記中間層の厚さが30nm以上の範囲である構成としている。

【0042】

第3の実施形態では、中間層を上記の厚さとすることによって、より効果的にヘテロ界面の影響、及びヘテロ界面における静電容量が低減された、電気特性に優れたn型分布プラッグ反射器を得ることができる。

【0043】

中間層によりヘテロ界面の影響が低減されるのは、中間層によってヘテロ界面が平坦化され、界面におけるキャリアの蓄積、空乏化が抑制される為であり、より厚い中間層程、この作用は大きい。ここで、再度図16の電流-電圧特性を見ると、図16では、中間層によるヘテロ界面におけるポテンシャル障壁の平滑化の効果によって、組成傾斜層（中間層）の厚さの異なる2種の試料ともに、パルス測定とCW測定における電流-電圧特性の違い、及びCW測定における非線形性が低減されているが、特に30nmの厚さの組成傾斜層を設けた試料の方が、以上の点がより改善されており、CW測定と、パルス測定の違いは殆ど無くなっている。よって、中間層の厚さを30nm以上とすることにより、更に大きな改

善効果を得ることができる。

【0044】

第3の実施形態では、以上の様に、特に30nm以上の厚さの組成傾斜層を設けることによって、ヘテロ界面の影響をより効果的に低減し、n型分布プラグ反射器の電流一電圧特性が改善され、ヘテロ界面における静電容量をより効果的に低減できる。

【0045】

第4の実施形態

本発明の第4の実施形態は、第1の実施形態のn型分布プラグ反射器において、前記中間層の厚さt [nm]が、分布プラグ反射器の反射波長λ [μm]に対して、 $20 < t \leq (50\lambda - 15)$ [nm]の範囲にある構成としている。

【0046】

第4の実施形態では、以上の構成とすることにより、高い反射率を維持したまま、ヘテロ界面の影響が低減された電気特性に優れたn型分布プラグ反射器を得ることができる。分布プラグ反射器は、これを構成する半導体層の屈折率差が大きい程、また界面が急峻である程高い反射率を得ることができる。従って、組成傾斜層の厚さが厚くなるのに対応し、反射率は次第に低下する傾向がある。

【0047】

図17は、この様子を示したものである。すなわち、図17は、各波長帯において、AlAs/GaAsよりなる分布プラグ反射器の組成傾斜層の厚さに対する反射率変化の微係数を示す図である。分布プラグ反射器の積層数は、各波長帯において反射率が初めて99.9%を超える層数としている。図17から、反射率は始め緩やかに変化（低下）を始め、ある値から急激に変化することが分かる。図17では、この様子を分かり易くする為に、幾つかの波長帯において、微係数が変化し始める厚さに対し接線を示している。この接線から、微係数が0.01を超える辺りから、いずれの波長帯においても急激に変化が起こっていることが分かる。この様に、微係数が0.01となる厚さが、分布プラグ反射器の反射率変化が急激に増加を始める厚さ（閾値厚さ）であり、この閾値厚さよりも組成傾斜層厚さを厚くし過ぎると、分布プラグ反射器の反射率は急激に低下

する。それぞれの波長帯域において、微係数が0.01となる時の（閾値厚さにおける）組成傾斜層厚さを読み取ると、次表（表1）の様になり、プラグ反射器の反射波長 λ [μm] と、閾値厚さには、次式（数1）の様な線形の関係がある。

【0048】

【表1】

反射波長	1.1 μm	1.3 μm	1.3 μm	1.7 μm
閾値厚さ	40nm	50nm	60nm	70nm

【0049】

【数1】

$$\text{閾値厚さ} = (50\lambda - 15) [\text{nm}]$$

【0050】

ここで、反射波長とは、分布プラグ反射器の反射帯域において、最も反射率が高くなる波長のことである。また、中間層を設けない構造においては、プラグ反射器を構成する屈折率がnで表される層の厚さは、反射波長 λ に対し $\lambda/4n$ と表される。

【0051】

一方、上述の様に、駆動条件による電流-電圧特性の違い、及び非線形性、及びヘテロ界面におけるキャリアの蓄積、空乏化を改善する効果は、中間層の厚さが厚い場合において顕著であり、厚い中間層を設けることが望ましい。しかし、厚すぎる場合には上述の様な問題があるので、中間層の厚さには最適な範囲がある。

【0052】

以上の結果から、電気特性（電流-電圧特性）と光学特性（反射率）との両方を考慮した場合に、最適な中間層の厚さの範囲を、分布プラグ反射器の反射波長 λ [μm] に応じて、 $20 < t \leq (50\lambda - 15) [\text{nm}]$ と表すことができる。ここで、中間層厚さ t の範囲を定める不等式は、 $\lambda > 0.7 \mu\text{m}$ の範囲で成

立し、この波長より長波の反射波長を有するn型分布プラグ反射器において適応することができる。例えば、AlGaAs系材料を活性層材料に用いた素子は、典型的には0.78μm～0.85μm帯においてレーザ発振を得ることができる。また、GaInAs系材料を用いた場合には、0.98μm帯～1.2μm帯においてレーザ発振を得ることができる。更に、GaInNAsSbP系材料を用いることにより、1.2μm帯よりも長波においてレーザ発振を得ることができる。

【0053】

従って、この第4の実施形態の定める範囲の厚さの中間層を有したn型分布プラグ反射器は、これらを材料とした、波長が0.7μmよりも長波の光を対象としたレーザや、光変調器等の光デバイスなどに用いることができる。

【0054】

第5の実施形態

本発明の第5の実施形態は、第1～第4のいずれかの実施形態のn型半導体分布プラグ反射器を用いた面発光半導体レーザ素子である。

【0055】

この第5の実施形態の面発光半導体レーザ素子では、第1～第4のいずれかの実施形態のn型半導体分布プラグ反射器が用いられることで、面発光半導体レーザ素子の静電容量が低減され、高速変調が可能となる。

【0056】

すなわち、第5の実施形態の面発光半導体レーザ素子では、第1～第4のいずれかの実施形態のn型半導体分布プラグ反射器を用いていることで、n型半導体分布プラグ反射器の界面に形成されるスパイク、ノッチ等のポテンシャル分布が平滑化されている。従って、これによるキャリアの空乏、蓄積の影響が、従来の面発光半導体レーザ素子に比べて飛躍的に低減され、電気抵抗は勿論、ヘテロ界面における静電容量も低減されている。

【0057】

従って、第5の実施形態の面発光半導体レーザ素子は、従来の面発光半導体レーザ素子に比べて高速変調に適した構造であり、n型半導体分布プラグ反射器

の静電容量が低減したことによって、10Gbpsを超える高速変調を容易に行うことができる。

【0058】

第6の実施形態

本発明の第6の実施形態では、活性層を挟んでn型半導体分布プラグ反射器とp型半導体分布プラグ反射器とが設けられている面発光半導体レーザ素子において、前記n型半導体分布プラグ反射器がメサ形状に加工されていることを特徴としている。

【0059】

この第6の実施形態では、活性層を挟んでn型半導体分布プラグ反射器とp型半導体分布プラグ反射器とが設けられている面発光半導体レーザ素子において、前記n型半導体分布プラグ反射器がメサ形状に加工されていることで、n型半導体分布プラグ反射器を通して素子部（共振領域）に注入される電流の通路が限定され、静電容量に寄与するn型半導体分布プラグ反射器の面積が減少し、これによって、静電容量を低減することができ、高速変調が可能となる。

【0060】

すなわち、第6の実施形態では、活性層を挟んでn型半導体分布プラグ反射器とp型半導体分布プラグ反射器とが設けられている面発光半導体レーザ素子において、前記n型半導体分布プラグ反射器がメサ形状に加工されている（より具体的には、後述の図4の例のように、n型半導体分布プラグ反射器の素子部（共振領域）以外の領域を基板表面までエッティングにより除去している）。前述のように、電子親和力の異なる2種の半導体層からなるヘテロ界面では、スパイクやノッチ等のポテンシャル分布が形成され、キャリアが空乏化することによる静電容量が発生している。また、従来、面発光レーザ素子では、閾値電流を低減する為に、AlAs等のAlを含む半導体層を酸化して形成される酸化狭窄構造が設けられている。正孔は、電子に比べ拡散長が短く高い狭窄効率が得られるので、前記の狭窄構造は、p型半導体分布プラグ反射器側に設けられている。n型半導体分布プラグ反射器側は、特に狭窄構造は設けられておらず、基板裏面全面に形成された電極から多数キャリアである電子の注入が行われる構造とな

っている。従って、従来の面発光半導体レーザ素子では、電子は正孔の通路であるメサ径に比べて広い電流通路を有し、n型半導体分布プラッグ反射器中の電子電流が通過する面積は、p型半導体分布プラッグ反射器よりも広い。静電容量は、面積に比例して増加するので、n型半導体分布プラッグ反射器による静電容量は、この電流の広がりに対応して増加し、素子容量を増加させている原因となっている。

【0061】

この第6の実施形態では、具体的には、n型半導体分布プラッグ反射器の素子部（共振領域）以外の領域をエッティング除去することによって、エッティング除去によって残された領域に電子の電流通路を限定し、これによって、n型半導体分布プラッグ反射器による静電容量を低減することを可能としている。よって、この第6の実施形態の面発光半導体レーザ素子は、従来の面発光半導体レーザ素子に比べて高速変調に適した構造であり、この第6の実施形態の面発光半導体レーザ素子では、n型半導体分布プラッグ反射器の静電容量が低減されたことによつて、10Gbps以上の高速変調を容易に行うことが可能となる。

【0062】

換言すれば、この第6の実施形態の面発光半導体レーザ素子では、n型半導体分布プラッグ反射器における電流通路を素子部（共振領域）のメサ径と同程度に狭窄することにより、静電容量として寄与するn型半導体分布プラッグ反射器の面積を低減し、素子の静電容量の低減を図ることができ、高速変調が可能となる。

【0063】

第7の実施形態

本発明の第7の実施形態では、活性層を挟んでn型半導体分布プラッグ反射器とp型半導体分布プラッグ反射器とが設けられている面発光半導体レーザ素子において、n型半導体分布プラッグ反射器の共振領域以外の領域が高抵抗化されていることを特徴としている。

【0064】

この第7の実施形態では、活性層を挟んでn型半導体分布プラッグ反射器とp

型半導体分布プラッグ反射器とが設けられている面発光半導体レーザ素子において、n型半導体分布プラッグ反射器の共振領域以外の領域が高抵抗化されていることで、n型半導体分布プラッグ反射器を通して素子部（共振領域）に注入される電流の通路が限定され、静電容量に寄与するn型半導体分布プラッグ反射器の面積が減少し、これによって、静電容量を低減することができ、高速変調が可能となる。

【0065】

すなわち、第7の実施形態では、n型半導体分布プラッグ反射器の素子部（共振領域）以外の領域を高抵抗化しており、第6の実施形態の説明と同様に、基板側から注入される電子の電流通路がn型半導体分布プラッグ反射器のメサ領域の一部に限定されることによって、静電容量として寄与するn型半導体分布プラッグ反射器の面積を低減し、これによって、面発光半導体レーザ素子の静電容量を従来の面発光半導体レーザ素子に比べ小さくすることができ、高速変調に適した構造を得ることができる。

【0066】

換言すれば、この第7の実施形態の面発光半導体レーザ素子も、第6の実施形態と同様に、n型半導体分布プラッグ反射器における電流通路を素子部（共振領域）のメサ径と同程度に狭窄することにより、静電容量として寄与するn型半導体分布プラッグ反射器の面積を低減し、素子の静電容量の低減を図ることができ、高速変調が可能となる。

【0067】

なお、n型半導体分布プラッグ反射器を高抵抗化する方法としては、例えば後述の実施例5のように水素イオン注入等の方法を用いることができる。特に水素イオン注入を用いると、活性領域とエッチング表面の距離が近いことから、放熱に優れ、埋め込みが容易であり、物理強度が優れている等の利点がある。特に、放熱に優れていることによって、高出力を得ることが可能となる。実際、この第7の実施形態の面発光半導体レーザ素子では、n型半導体分布プラッグ反射器の静電容量を低減することによって、10Gbps以上の高速変調を容易に行うことが可能となる。

【0068】

第8の実施形態

本発明の第8の実施形態では、第6または第7の実施形態の面発光半導体レーザ素子において、前記n型半導体分布プラグ反射器は、屈折率が異なる2種の半導体層の間に、前記2種の半導体層の間の屈折率を有する中間層（半導体層）が設けられていることを特徴としている。

【0069】

この第8の実施形態では、第6または第7の実施形態の面発光半導体レーザ素子において、n型半導体分布プラグ反射器は、屈折率が異なる2種の半導体層の間に、前記2種の半導体層の間の屈折率を有する中間層（半導体層）が設けられていることで、更に、n型半導体分布プラグ反射器のヘテロ界面の静電容量を飛躍的に低減することができ、より一層の高速変調が可能となる。

【0070】

すなわち、第8の実施形態では、第6または第7の実施形態の面発光半導体レーザ素子において、n型半導体分布プラグ反射器を構成する2種の半導体層のヘテロ界面に、2種の半導体層の間の屈折率（禁則帯幅）を有する中間層（半導体層）を設けている。第1～第5のいずれかの実施形態において説明したように、上記中間層（半導体層）を2種の半導体層のヘテロ界面に設けることによって、ヘテロ界面におけるポテンシャルが平滑化され、キャリアの空乏、蓄積が低減し、空乏化によって生じる静電容量を飛躍的に低減することができる。更に、第6または第7の実施形態のように、n型半導体分布プラグ反射器の電子の通路をメサ領域内に限定することによって、容量として実効的に寄与する半導体分布プラグ反射器の面積を低減することができる。従って、第8の実施形態のように、これらを合わせ用いることにより、より一層効果的に面発光半導体レーザ素子の静電容量を低減することができ、非常に高速変調に適した構造を得ることができる。実際、第8の実施形態の面発光半導体レーザ素子は、以上のようにn型半導体分布プラグ反射器の静電容量が低減したことによって、10Gbps以上の高速変調を容易に行うことが可能となる。

【0071】

第9の実施形態

本発明の第9の実施形態は、第6または第7の実施形態の面発光半導体レーザ素子において、前記n型半導体分布プラグ反射器は、屈折率が異なる2種の半導体層の間に、前記2種の半導体層の間の屈折率を有する中間層が設けられ、前記中間層の厚さが20 [nm] よりも厚い構成としている。

【0072】

第9の実施形態の構成とすることで、電子電流の通路を限定し、静電容量に寄与するn型半導体分布プラグ反射器の面積を低減でき、更に、n型半導体分布プラグ反射器のヘテロ界面の静電容量を低減し、高速変調が可能となる。

【0073】

第10の実施形態

本発明の第10の実施形態は、第6または第7の実施形態の面発光半導体レーザ素子において、前記n型半導体分布プラグ反射器は、屈折率が異なる2種の半導体層の間に、前記2種の半導体層の間の屈折率を有する中間層が設けられ、前記中間層の厚さが30 [nm] 以上の範囲である構成としている。

【0074】

第10の実施形態の構成とすることで、電子電流の通路を限定し、静電容量に寄与するn型半導体分布プラグ反射器の面積を低減でき、更に、n型半導体分布プラグ反射器のヘテロ界面の静電容量を低減し、高速変調が可能となる。

【0075】

第11の実施形態

本発明の第11の実施形態は、第6または第7の実施形態の面発光半導体レーザ素子において、前記n型半導体分布プラグ反射器は、屈折率が異なる2種の半導体層の間に、前記2種の半導体層の間の屈折率を有する中間層が設けられ、前記中間層の厚さt [nm] が、分布プラグ反射器の反射波長λ [μm] に対して、 $20 < t \leq (50\lambda - 15) [nm]$ の範囲である構成としている。

【0076】

第11の実施形態の構成とすることで、電子電流の通路を限定し、静電容量に寄与するn型半導体分布プラグ反射器の面積を低減でき、更に、n型半導体分

布プラグ反射器のヘテロ界面の静電容量を低減し、高速変調が可能となる。

【0077】

第12の実施形態

本発明の第12の実施形態では、第5乃至第11のいずれかの実施形態の面発光半導体レーザ素子において、活性層は、III族材料とV族材料とにより構成されており、活性層のIII族材料が、Ga, Inのいずれか、または、全てであり、活性層のV族材料が、As, N, Sb, Pのいずれか、または、全てであることを特徴としている。

【0078】

この第12の実施形態では、第5乃至第11のいずれかの実施形態の面発光半導体レーザ素子において、活性層は、III族材料とV族材料とにより構成されており、活性層のIII族材料が、Ga, Inのいずれか、または、全てであり、活性層のV族材料が、As, N, Sb, Pのいずれか、または、全てであることで、GaAs基板上に、光ファイバ通信で重要な1.3μm帯, 1.5μm帯を含む1.1μmよりも長波で発振する面発光半導体レーザ素子を得ることができる。また、GaAsを半導体基板として用いることができるので、AlGaAs/GaAsによる高品質な半導体分布プラグ反射器を共振器ミラーに用いることができる。よって、閾値が低く、特性の優れた長波長帯の面発光半導体レーザ素子を提供することができる。

【0079】

すなわち、第12の実施形態では、活性層のIII族材料が、Ga, Inのいずれか、または、全てであり、活性層のV族材料が、As, N, Sb, Pのいずれか、または、全てであり、これらの材料から構成される活性層は、GaAs基板上に結晶成長が可能であり、反射率、熱伝導性、プロセス制御（結晶成長や、Al(Ga)As混晶等の選択酸化）の点において優れた特性を持つAlGaAs系材料によるDBRを用いた面発光半導体レーザ素子を得ることができる。また、これらの材料を活性層に用いることで、0.85μm帯, 0.98μm帯、更に光ファイバ通信で重要な1.3μm帯, 1.5μm帯を含む1.1μmよりも長波の発振を得ることができる。

【0080】

これにより、例えば、波長1.3μm帯のレーザ素子と石英シングルモードレーザと組み合わせることによって、高速光通信が可能になる。また、1.5μm帯の素子によるDWDMを用いれば、大容量通信を行うことが可能である。

【0081】

この際、特に、上述した材料（活性層材料）の中でも、GaInN（Sb）As混晶材料は、1.1μm以上の発振を得ることができる上に、キャリア閉じ込め層となるGaAs層に対して、GaInN（Sb）As層の伝導帯のバンド不連続量が大きく、電子のオーバーフローが低減できるので、高温まで安定な発振を得ることができる。これらに加えて、本発明の面発光半導体レーザ素子では、n型半導体分布布拉格反射器の静電容量が低減されているので、従来の素子に比べて高速変調を容易に行なうことができる。従って、本発明によれば、光通信、光伝送用として好適な面発光半導体レーザ素子を提供することができる。

【0082】

第13の実施形態

本発明の第13の実施形態は、第5乃至第12のいずれかの実施形態の面発光半導体レーザ素子によって構成された面発光レーザアレイである。

【0083】

この第13の実施形態の面発光レーザアレイは、第5乃至第12のいずれかの実施形態の面発光半導体レーザ素子によって構成されているので、素子の静電容量が従来よりも小さく、高速変調が可能となる。

【0084】

すなわち、この第13の実施形態の面発光レーザアレイを構成している面発光半導体レーザ素子は、n型半導体分布布拉格反射器による静電容量が低減されていることによって、高速変調が可能であり、これらの面発光半導体レーザ素子によって構成されている面発光レーザアレイもまた、同様に高速変調が可能である。また、面発光レーザアレイを形成することによって、並列光伝送が容易となり、更に高速、大容量の光伝送、光通信を行うことが可能となる。このように、第13の実施形態では、高速、大容量の光伝送、光通信が可能な面発光レーザア

レイを提供することができる。

【0085】

第14の実施形態

本発明の第14の実施形態は、第5乃至第12のいずれかの実施形態の面発光半導体レーザ素子、または、第13の実施形態の面発光レーザアレイによって構成された面発光レーザモジュールである。

【0086】

この第14の実施形態の面発光レーザモジュールは、第5乃至第12のいずれかの実施形態の面発光半導体レーザ素子、または、第13の実施形態の面発光レーザアレイによって構成されているので、高速、大容量の光伝送、光通信が可能となる。

【0087】

すなわち、この第14の実施形態の面発光レーザモジュールには、n型半導体分布ブレグ反射器の静電容量が低減され、従来よりも高速変調が可能な面発光半導体レーザ素子または面発光レーザアレイが用いられているので、高速、大容量の光伝送、光通信が可能となる。具体的に、後述の実施例7のように、GaN_nAs混晶半導体を活性層材料とした1.3μm帯面発光半導体レーザ素子と石英シングルモードファイバとを組み合わせた面発光レーザモジュールは、1.3μm帯が石英の零分散帯に当たるため、高速変調に非常に適した構成であり、この面発光レーザモジュールを用いることによって、高速、大容量の光通信、光伝送を行うことができる。このように、第14の実施形態では、高速、大容量の光伝送、光通信が可能な面発光レーザモジュールを提供することができる。

【0088】

第15の実施形態

本発明の第15の実施形態は、第5乃至第12のいずれかの実施形態の面発光半導体レーザ素子、または、第13の実施形態の面発光レーザアレイ、または、第14の実施形態の面発光レーザモジュールによって構成された光インターフェクションシステムである。

【0089】

この第15の実施形態の光インターフェクションシステムは、第5乃至第12のいずれかの実施形態の面発光半導体レーザ素子、または、第13の実施形態の面発光レーザアレイ、または、第14の実施形態の面発光レーザモジュールによって構成されているので、高速、大容量の光伝送が可能となる。

【0090】

すなわち、この第15の実施形態の光インターフェクションシステムには、n型半導体分布ブラック反射器の静電容量が低減され、従来に比べて高速変調が可能な面発光半導体レーザ素子または面発光レーザアレイまたは面発光レーザモジュールが用いられているので、高速、大容量の光伝送、光通信が可能となる。具体的に、後述の実施例7のように、GaNNAs混晶半導体を活性層材料とした1.3μm帯面発光レーザと石英シングルモードファイバとを組み合わせた面発光レーザモジュールによって構成された光インターフェクションシステムでは、1.3μm帯が石英の零分散帯に当たるため、高速変調に非常に適した構成であり、高速、大容量の光通信、光伝送を行うことができる。また、GaNNAs混晶半導体を活性層とした面発光半導体レーザ素子は、素子の動作環境温度等の変化に対しても、高温まで、安定に発振を得ることが可能であるので、非常に信頼性の高い光インターフェクションシステムを得ることができる。このように、第15の実施形態では、高速、大容量の光通信が可能であり、更に信頼性の高い光インターフェクションシステムを提供することができる。

【0091】

第16の実施形態

本発明の第16の実施形態は、第5乃至第12のいずれかの実施形態の面発光半導体レーザ素子、または、第13の実施形態の面発光レーザアレイ、または、第14の実施形態の面発光レーザモジュールによって構成された光通信システムである。

【0092】

この第16の実施形態の光通信システムは、第5乃至第12のいずれかの実施形態の面発光半導体レーザ素子、または、第13の実施形態の面発光レーザアレイ、または、第14の実施形態の面発光レーザモジュールによって構成されてい

るので、高速、大容量光通信が可能となる。

【0093】

すなわち、第16の実施形態の光通信システムには、n型半導体分布プラグ反射器の静電容量が低減され、従来に比べて高速変調が可能な面発光半導体レーザ素子または面発光レーザアレイまたは面発光レーザモジュールが用いられているので、高速、大容量の光伝送、光通信が可能となる。具体的に、後述の実施例7のように、GaInNAs混晶半導体を活性層材料とした1.3μm帯面発光レーザと石英シングルモードファイバとを組み合わせた面発光レーザモジュールによって構成された光通信システムでは、1.3μm帯が石英の零分散帯に当たるため、高速変調に非常に適した構成であり、高速、大容量の光伝送を行うことができる。また、GaInNAs混晶半導体を活性層とした面発光半導体レーザ素子は、素子の動作環境温度等の変化に対しても、高温まで、安定に発振を得ることが可能であるので、非常に信頼性の高い光通信システムを得ることができる。このように、第16の実施形態では、高速、大容量の光伝送が可能であり、更に信頼性の高い光通信システムを提供することができる。

【0094】

【実施例】

次に、本発明の実施例を説明する。

【0095】

(実施例1)

図1は、実施例1として第1の実施形態のn型半導体分布プラグ反射器の一例を説明するための図である。図1のn型半導体分布プラグ反射器は、0.98μmを設計反射波長とした半導体分布プラグ反射器であり、n-AlAs層と、n-GaAs層と、n-AlAs層とn-GaAs層との間に図2のようにAl組成を一方の値から他方の値に線形に変化させた厚さ30nmのn-AlGaAs線形組成傾斜層(中間層)とが、周期的に積層されることによって構成されている。

【0096】

ここで、図1のn型半導体分布プラグ反射器のn-AlAs層の厚さは51

6 nmであり、n-GaAs層の厚さは40.9 nmである。波長0.98 μ mの光に対して、各半導体層中における光の位相変化が $\pi/2$ となる厚さ、つまり半導体分布ブレグ反射器における多重反射の位相条件を満たす厚さは、それぞれ82.9 nm、69.5 nmであるが、厚さ30 nmの線形組成傾斜層における位相変化を考慮し、n-AlAs層と、n-GaAs層との厚さを上記の厚さとしている。

【0097】

図1のn型半導体分布ブレグ反射器は、トリメチルアルミニウム(TMA)、トリメチルガリウム(TMGA)、アルシン(AsH₃)ガスを原料として、MOCVD法により結晶成長させることができる。また、n型のドーパントにはセレン化水素(H₂Se)を用いることができる。MOVCD法では、原料の供給量を変化させることでAlGaAsの組成を制御することができるので、容易に組成傾斜層を成長させることができる。

【0098】

図1のn型半導体分布ブレグ反射器では、各ヘテロ界面に組成傾斜層(中間層)を設けたことによって、電気抵抗は勿論、ヘテロ界面による静電容量を従来に比べて低減することができた。

【0099】

(実施例2)

図18は、実施例2として第3の実施形態のn型半導体分布ブレグ反射器の一例を説明するための図である。図1のn型半導体分布ブレグ反射器は、1.3 μ mを設計反射波長とした半導体分布ブレグ反射器であり、n-Al_{0.9}Ga_{0.1}As層と、n-GaAs層と、n-Al_{0.9}Ga_{0.1}As層とn-GaAs層との間に図2のようにAl組成を一方の値から他方の値に線形に変化させた厚さ40 nmのn-AlGaAs線形組成傾斜層(中間層)とが、周期的に積層されることによって構成されている。

【0100】

ここで、各層の厚さは、実施例1と同様に、組成傾斜層における光の位相変化に応じた厚さを減じ、ブレグ反射器の多重反射の位相条件が満たされる様に選

んでいる。ここで、組成傾斜層の厚さ40nmは、分布プラグ反射器の反射波長 λ (=1.3μm)に対し、 $20 < t \leq (50\lambda - 15)$ [nm]の範囲に選んでおり、高い反射率を維持したまま、ヘテロ界面による静電容量を従来に比べて低減することができた。よって、面発光レーザ素子等の共振器ミラーとして、好適なn型分布プラグ反射器を得ることができた。

【0101】

(実施例3)

図3は、実施例3として第5、第12の実施形態の面発光半導体レーザ素子の一例を説明するための図である。図3の面発光半導体レーザ素子は、GaInNAsを活性層とした1.3μm帯の面発光半導体レーザ素子であり、トリメチルアルミニウム(TMA)、トリメチルガリウム(TMГ)、トリメチルインジウム(TMI)、アルシン(AsH₃)ガスを原料とし、MOCVD法によって結晶成長がなされている。この際、活性層の窒素原料には、ジメチルヒドラジン(DMH_y)を用いることができる。また、p型ドーパントにはCBr₄を用い、n型ドーパントにはH₂Seを用いることができる。

【0102】

図3の面発光半導体レーザ素子は、次のようにして作製される。すなわち、先ず、n-GaAs基板上に、n-GaAsバッファー層の結晶成長を行った後、AlAs/GaAsを1対のペアとしたn型半導体分布プラグ反射器36ペアの結晶成長を行なう。この際、n-AlAs/GaAs半導体分布プラグ反射器の各ヘテロ界面には、実施例1に示したように、一方から他方の組成へAl組成を線形に変化させた厚さ30nmのn-AlGaAs線形組成傾斜層を中間層(半導体層)として設ける。

【0103】

このようにn-AlAs/GaAs半導体分布プラグ反射器を形成した後、GaAs共振器スペーサー層、GaInNAs/GaAs多重量子井戸構造(活性層)、GaAs共振器スペーサー層、Al_{0.8}Ga_{0.2}As/GaAsを1対のペアとした22ペアのp型半導体分布プラグ反射器を順次に形成する。ここで、1対目のp型半導体分布プラグ反射器の界面には厚さ30nmのAl

A s 選択酸化層を設けている。更に、p 型半導体分布プラグ反射器の各界面には、素子抵抗を低減するために、一方の組成から他方の組成へA l 組成を線形に変化させた線形組成傾斜層（厚さ30 nm）を設けている。また、p 型半導体分布プラグ反射器の再表面層となるG a A s 層の表面付近のドーピング密度を $1 \times 10^{19} \text{ cm}^{-3}$ としてコンタクト層と兼用している。

【0104】

ここで、p 型半導体分布プラグ反射器及びn 型半導体分布プラグ反射器を構成する各層の厚さは、組成傾斜層（中間層）を含めて、実施例1と同様に分布プラグ反射器の多重反射の位相条件を満たすように調整されており、A l A s 選択酸化層に接したA l_{0.8}G a_{0.2}A s 層の厚さも同様に調整が行われている。また、この面発光半導体レーザ素子の、活性層と2つの共振器スペーサー層における発振光の位相変化は 2π に等しく、1λキャビティを形成している。また、活性層は1λキャビティの中央、つまり光の定在波の腹となる位置に配置されている。

【0105】

次に、公知の写真製版、ドライエッチング法により、素子部となる領域を残し、p-G a A s コンタクト層の表面からn 半導体分布プラグ反射器に接したG a A s 共振器スペーサー層の途中までの各層をメサ形状に加工（ドライエッチング除去）している。この際、素子部となるメサは $30 \mu\text{m} \times 30 \mu\text{m}$ の方形メサ形状としている。

【0106】

次に、80℃に加熱した純水を窒素ガスによりバブリングして得られた雰囲気中で加熱を行い、A l A s 選択酸化層のエッチング側面から素子中央部に向かい、横方向から選択酸化を行い電流狭窄構造としている。このとき、電流通路となる領域の大きさは $5 \mu\text{m} \times 5 \mu\text{m}$ とした。

【0107】

次に、メサ部をポリイミド等の絶縁性樹脂によって埋め込んだ後、電極材料の蒸着及びリフトオフを行ない、素子上面の光出射部に開口を有するp側電極を形成する。次に、基板の裏面にn側電極を形成し、図3の面発光半導体レーザ素子

を作製することができる。

【0108】

図3の面発光半導体レーザ素子では、p型半導体分布ブレーリング反射器及びn型半導体分布ブレーリング反射器の両方のヘテロ界面の間に組成傾斜層が設けられている。p型半導体分布ブレーリング反射器中に設けられている組成傾斜層は、公知技術のように、素子抵抗を低減させるためのものである。また、n型半導体分布ブレーリング反射器中にn型組成傾斜層を設けることによって、従来の素子と比べて素子の静電容量を飛躍的に低減することができる。すなわち、図3の面発光半導体レーザ素子は、n型組成傾斜層がn型半導体分布ブレーリング反射器に設けられることによって、n型半導体分布ブレーリング反射器を構成するAlAsとGaAsの界面におけるスパイク、ノッチ等のポテンシャル分布が平滑化される。これにより、キャリアの蓄積、空乏が抑制されて、静電容量が飛躍的に低減され、高速変調に好適な構造となる。実際、図3の面発光半導体レーザ素子は、10Gbps以上 の高速変調を容易に行うことができた。

【0109】

また、図3の面発光半導体レーザ素子は、活性層材料をGaInNAsとしており、GaAs基板上にAl(Ga)As/GaAsによる特性の優れた半導体分布ブレーリング反射器を用いて、1.3μmで発振する面発光半導体レーザ素子を提供することができた。すなわち、GaInNAs混晶は、GaAs等のバリア層、又は共振器スペーサー層との伝導帯バンド不連続量が大きく、活性層への電子の閉じ込め効果が高いので、高温まで安定な発振が得られる。また、1.3μm帯は、石英ファイバの零分散帯にあたり、同シングルモードファイバを用いることにより、高速通信が可能である。上述のように、実際に、図3の面発光半導体レーザ素子では、高速変調が可能であり、石英シングルモードファイバと組み合わせることによって、高速通信を容易に行うことが可能となる。

【0110】

(実施例4)

図4は、実施例4として第6、第8の実施形態の面発光半導体レーザ素子の一例を説明するための図である。図4の面発光半導体レーザ素子は、GaInAs

／GaAs多重量子井戸を活性層とする0.98μm帯の面発光半導体レーザ素子であり、n-GaAs基板上にMOCVD法によって実施例3と同様に結晶成長がなされている。

【0111】

すなわち、図4の面発光半導体レーザ素子では、Al0.8Ga0.2As/GaAsを1対のペアとした36ペアのn型半導体分布布拉ック反射器を結晶成長した後、Al0.15Ga0.85As共振器スペーサー層、GaInAs/GaAs多重量子井戸構造、Al0.15Ga0.85As共振器スペーサー層、Al0.8Ga0.2As/GaAsを1対のペアとした22ペアのp型半導体分布布拉ック反射器が順次に形成されている。

【0112】

ここで、図4の面発光半導体レーザ素子では、p型半導体分布布拉ック反射器中のみに、素子抵抗を低減させるための厚さ30nmの線形組成傾斜層が設けられている。また、更に、p型半導体分布布拉ック反射器には、実施例3と同様にAlAs選択酸化層が設けられている。

【0113】

また、半導体分布布拉ック反射器を構成する層の厚さは、発振波長である0.98μmの光に対し、分布布拉ック反射器の多重反射の位相条件を満たすように、組成傾斜層及び選択酸化層の厚さを考慮して設定されている。

【0114】

ところで、この実施例4の面発光半導体レーザ素子は、n型半導体分布布拉ック反射器が基板表面までエッティング（ドライエッティング）されていることによって（すなわち、n型半導体分布布拉ック反射器がメサ形状にエッティング加工されていることによって）、n型半導体分布布拉ック反射器における電子の通路がメサ領域に限定されている。

【0115】

本来、この面発光半導体レーザ素子では、ドライエッティングは、選択酸化層の横方向の酸化を行うために行われる工程であって、従来の面発光半導体レーザ素子では、共振器スペーサー層の途中、もしくは、2～3ペア程度のn型半導体分

布プラグ反射器の途中までがエッティング除去されている。従って、従来の面発光半導体レーザ素子においては、n型半導体分布プラグ反射器は電子に対する狭窄構造とはなっておらず、電子電流は、基板の裏面全体に設けられたn側電極から、メサ径よりも広いn型半導体分布プラグ反射器の領域を通って活性領域に注入される。この際、電子電流の通路となる領域のn型半導体分布プラグ反射器の界面における静電容量が、面発光半導体レーザ素子の容量として寄与する。

【0116】

従って、この実施例4のように、n型半導体分布プラグ反射器をエッティングによってメサ径と同程度にエッティング加工することにより（メサ形状に加工することにより）、静電容量を低減することができる。すなわち、実施例4の面発光半導体レーザ素子の静電容量は、従来の素子に比べて小さく、高速変調に適している。実際、実施例4の面発光半導体レーザ素子は、10Gbpsを超える高速変調を容易に行うことができた。

【0117】

また、図4の面発光半導体レーザ素子のn型半導体分布プラグ反射器に、図5の構成のn型半導体分布プラグ反射器を用いることにより、面発光半導体レーザ素子の容量をより一層低減することが可能となる。すなわち、図5のn型半導体分布プラグ反射器は、図1のn型半導体分布プラグ反射器と同様に、n-Al0.8Ga0.2As層とn-GaAs層のヘテロ界面に一方から他方の組成へAl組成を線形に変化させたn-AlGaAs線形組成傾斜層（中間層）が設けられたものであり、図5のn型半導体分布プラグ反射器を図4の面発光半導体レーザ素子のn型半導体分布プラグ反射器として用いることによって、ヘテロ界面による静電容量を飛躍的に低減できるとともに、電子電流の通路が狭窄されて静電容量として寄与する領域の面積を低減することができ、これにより、更に素子容量を低減させることが可能となる。従って、図4の面発光半導体レーザ素子において、n型半導体分布プラグ反射器に図5のn型半導体分布プラグ反射器を用いることで、非常に高速変調に好適な素子構造が得られる。このような面発光半導体レーザ素子では、10Gbps以上の高速変調を容易に行う

ことができた。

【0118】

(実施例5)

図6は、実施例5として第7、第8の実施形態の面発光半導体レーザ素子の一例を説明するための図である。図6の面発光半導体レーザ素子は、GaInAs/GaAs多重量子井戸を活性層とする0.98μm帯の面発光半導体レーザ素子であり、n-GaAs基板上にMOCVDによって実施例3と同様に結晶成長がなされている。

【0119】

すなわち、図6の面発光半導体レーザ素子では、AlAs/GaAsを1対のペアとした36ペアのn型半導体分布プラグ反射器を結晶成長した後、Al0.15Ga0.85As共振器スペーサー層、GaInAs/GaAs多重量子井戸構造、Al0.15Ga0.85As共振器スペーサー層、Al0.8Ga0.2As/GaAsを1対のペアとした22ペアのp型半導体分布プラグ反射器が順次に形成されている。

【0120】

ここで、図6の面発光半導体レーザ素子では、p型半導体分布プラグ反射器中のみに、素子抵抗を低減させるための厚さ30nmの線形組成傾斜層が設けられている。また、p型半導体分布プラグ反射器には、実施例3と同様にAlAs選択酸化層が設けられている。

【0121】

また、半導体分布プラグ反射器を構成する層の厚さは、発振波長である0.98μmの光に対し、分布プラグ反射器の多重反射の位相条件を満たすように、組成傾斜層及び選択酸化層の厚さを考慮して設定されている。

【0122】

ところで、この実施例5の面発光半導体レーザ素子は、実施例3と同様にp-GaAsコンタクト層の表面からn半導体分布プラグ反射器に接したGaAs共振器スペーサー層の途中までの各層をメサ形状に加工（ドライエッチング除去）した後、ドライエッチングに用いたレジストパターンをマスクとしてn型半導

体分布プラグ反射器に水素イオン注入を行ない、注入が行われた n 型半導体分布プラグ反射器の全領域が高抵抗化されたものとなっている。すなわち、メサ部以外（共振領域以外）の p 型半導体分布プラグ反射器が高抵抗化されている。そして、このようなイオン注入の後、実施例 3 と同様に AlAs 層の選択酸化により酸化狭窄構造を設けた後、絶縁性樹脂による埋め込み、p 側電極、n 側電極の形成がなされている。

【0123】

実施例 4 で説明したように、従来の面発光半導体レーザ素子においては、n 型半導体分布プラグ反射器は電子に対しての狭窄構造とはなっておらず、電子の電流通路は、n 型半導体分布プラグ反射器のところで、メサ径よりも広い領域に広がっており、面発光半導体レーザ素子の容量として、この n 型半導体分布プラグ反射器の領域におけるヘテロ界面の静電容量の寄与がある。

【0124】

これに対し、この実施例 5 の面発光半導体レーザ素子のように、水素イオン注入により n 型半導体分布プラグ反射器に高抵抗化領域を設け、電子電流通路を狭窄することによって、不必要的静電容量を低減することが可能となる。従って、この実施例 5 の面発光半導体レーザ素子は、高速変調に適した構造となっている。また、n 型半導体分布プラグ反射器中における電子電流の狭窄構造を水素イオン注入による高抵抗化によって形成しているので、メサ高さを必要に高くせずに済み、素子の物理的強度も高く、また絶縁性樹脂による埋め込みも容易である。また、実施例 5 の面発光半導体レーザ素子では、活性領域とエッチング表面との距離が近いので、基板側への放熱を低下させずに済み、熱による出力の低下の影響が少ない。実際、実施例 5 の面発光半導体レーザ素子では、n 型半導体分布プラグ反射器の静電容量を低減できたことによって、10 Gbps を超える高速変調を容易に実現することができた。

【0125】

また、図 6 の面発光半導体レーザ素子の n 型半導体分布プラグ反射器に、図 7 の構成の n 型半導体分布プラグ反射器を用いることにより、面発光半導体レーザ素子の容量をより一層低減することが可能となる。すなわち、図 7 の n 型半

導体分布ブラング反射器は、図1のn型半導体分布ブラング反射器と同様に、n-AlAs層とn-GaAs層のヘテロ界面に一方から他方の組成へAl組成を線形に変化させたn-AlGaAs線形組成傾斜層（中間層）が設けられたものであり、図7のn型半導体分布ブラング反射器を図6の面発光半導体レーザ素子のn型半導体分布ブラング反射器として用いることによって、ヘテロ界面による静電容量を飛躍的に低減できるとともに、電子電流の通路が狭窄されて静電容量として寄与する領域の面積を低減することができ、これにより、更に素子容量を低減させることができ可能となる。従って、図6の面発光半導体レーザ素子において、n型半導体分布ブラング反射器に図7のn型半導体分布ブラング反射器を用いることで、非常に高速変調に好適な素子構造が得られる。このような面発光半導体レーザ素子では、10Gb/s以上の高速変調を容易に行うことができた。

【0126】

なお、上述した各実施例（実施例1、実施例3、実施例4、実施例5）では、n型半導体基板上に結晶成長を行った面発光半導体レーザ素子を示したが、本発明の面発光半導体レーザ素子としては、n型半導体基板のかわりに、p型半導体基板を用いることも可能である。

【0127】

図8は、例えば実施例3の面発光半導体レーザ素子をp型半導体基板上に実現した例を示す図であり、図8の面発光半導体レーザ素子は、p-GaAs基板上に、MOCVD法によって同様に結晶成長がなされたものである。すなわち、図8の面発光半導体レーザ素子は、先ず、p-GaAs基板上に、p-GaAsバッファー層の結晶成長を行った後、Al_{0.8}Ga_{0.2}As/GaAsを1対のペアとしたp型半導体分布ブラング反射器36ペアの結晶成長を行い、GaAs共振器スペーサー層、GaInNAs/GaAs多重量子井戸活性層、GaAsスペーサー層、Al_{0.8}Ga_{0.2}As/GaAsを1対のペアとしたn型半導体分布ブラング反射器26ペアを順次に結晶成長して形成されている。

【0128】

ここで、p型半導体分布ブラング反射器の各ヘテロ界面には、電気抵抗を低減するための線形組成傾斜層（厚さ30nm）が、半導体分布ブラング反射器の多

重反射の位相条件を満たすように設けられている。また、活性層に一番近い Al_{0.8}Ga_{0.2}As/GaAs のヘテロ界面には、 AlAs 選択酸化層が同様に位相条件を考慮して設けられている。更に、 n 型半導体分布プラグ反射器には、本発明の n 型半導体分布プラグ反射器が用いられている。すなわち、 n 型半導体分布プラグ反射器の各ヘテロ界面には、静電容量を低減するための線形組成傾斜層（厚さが 30 nm）が中間層（半導体層）として設けられている。

【0129】

図 8 の面発光半導体レーザ素子は、上記のような結晶成長の後、実施例 3 と同様に、ドライエッチング、選択酸化、絶縁性樹脂による埋め込み、電極形成が行われている。但し、ドライエッチング工程では、 p 型半導体分布プラグ反射器中の AlAs 選択酸化層を酸化させるために、 p 型半導体分布プラグ反射器の途中までエッチングが行われている。

【0130】

図 8 の面発光半導体レーザ素子では、実施例 3 と同様に、 n 型半導体分布プラグ反射器の静電容量が低減されたことにより、高速変調に好適な構造となっており、 10 Gbps を超える変調を容易に行うことができた。

【0131】

また、図 9 は面発光半導体レーザ素子の他の構成例を示す図である。図 9 の面発光半導体レーザ素子は、図 8 の面発光半導体レーザ素子と同様に作製がなされたものであり、 p 型半導体分布プラグ反射器中には、電気抵抗を低減させるための組成傾斜層が設けられ、また、 n 型半導体分布プラグ反射器中には、静電容量を低減させるための組成傾斜層（中間層）が設けられている。ただし、図 9 の面発光半導体レーザ素子は、メサ部のドライエッチング工程の後に、実施例 5 と同様に水素イオン注入が行われており、 p 型半導体分布プラグ反射器のメサ部以外（共振領域以外）の領域が高抵抗化されている。従って、正孔の電流通路をメサ径程度に狭窄したことによって、 p 型半導体分布プラグ反射器による静電容量も低減され、図 8 の素子に比べて更に高速変調に好適な構造となっている。

【0132】

また、上述した各実施例（実施例1、実施例3、実施例4、実施例5）では、面発光半導体レーザ素子の結晶成長をMOCVD法によって行なっているが、MOCVD法以外の成長方法を用いて結晶成長を行なうこともできる。また、半導体分布ブレグ反射器を構成する屈折率の異なる2種の半導体層の間に設けられる中間層（2種の半導体層の間の屈折率（禁則帯幅）を有する半導体層）として、線形組成傾斜層が用いられるとしたが、中間層としては、この他にも、非線形に組成が変化しているものを用いることもできるし、また、屈折率が異なる単層または複数の層によって構成されたものを用いることもできる。

【0133】

（実施例6）

図10は、実施例6として第13の実施形態の面発光レーザアレイの一例を説明するための図である。図10の面発光レーザアレイは、上述した本発明の面発光半導体レーザ素子を2次元に3×3個集積したモノリシックレーザアレイとなっている。図10の面発光レーザアレイでは、個々の面発光半導体レーザ素子を独立に駆動するために、個別にp電極配線が設けられている。図10の面発光レーザアレイは、実施例1、実施例3乃至実施例5と同様の手順、方法で作製されている。

【0134】

図10の面発光レーザアレイでは、この面発光レーザアレイを構成する個々の面発光半導体レーザ素子は、いずれも、n型半導体分布ブレグ反射器による静電容量が低減されており、従って、この面発光レーザアレイは、非常に高速変調に好適な構造となっており、実際、高速変調が可能であった。

【0135】

（実施例7）

図11は、実施例7として第14の実施形態の面発光レーザモジュールの一例を説明するための図である。図11の面発光レーザモジュールは、シリコン基板上に、1次元モノリシック面発光レーザアレイと、マイクロレンズアレイと、ファイバアレイ（石英シングルモードファイバ）とが実装されて構成されている。

【0136】

ここで、面発光レーザアレイには、第13の実施形態の面発光レーザアレイがファイバに対向して設けられており、この面発光レーザアレイは、マイクロレンズアレイを介して、シリコン基板に形成されたV溝に実装されている石英シングルモードファイバと結合している。この面発光レーザアレイの発振波長は1.3 μ m帯であり、石英シングルモードファイバを用いることで、高速光並列伝送を行なうことができる。

【0137】

また、図11の面発光レーザモジュールの光源として、第13の実施形態の面発光レーザアレイを用いることにより、高速変調が可能となり、高速伝送が可能な面発光レーザモジュールを得ることができる。

【0138】

(実施例8)

図12は、第15の実施形態の光インターフェクションシステムの一例としての並列光インターフェクションシステムを示す図である。図12のインターフェクションシステムでは、機器1と機器2の間が光ファイバアレイ（石英シングルモードファイバアレイ）を用いて接続されている。ここで、送信側である機器1には、第14の実施形態の面発光レーザアレイによる面発光レーザモジュールと、これの駆動回路とが備わっている。また、受信側である機器2には、フォトダイオードアレイモジュールと信号検出回路とが備わっている。

【0139】

図12の光インターフェクションシステムでは、第14の実施形態の面発光レーザモジュールを用いることで、高速光並列伝送が可能となる。また、面発光レーザモジュールには、GaNNAsを活性層とした面発光レーザアレイが用いられることで、環境温度の変化に対しても安定に発振が得られ、非常に信頼性の高いインターフェクションシステムを構成することができる。

【0140】

上述の例では、並列光インターフェクションシステムを例に説明したが、この他にも、单一素子を用いたシリアル伝送システムを構成することもできる。また、機器間の他にも、ボード間、チップ間、チップ内インターフェクションに適用

することもできる。

【0141】

(実施例9)

図13は、第16の実施形態の光通信システムの実施例としての光LANシステムを示す図である。図13の光LANシステムは、上述した本発明の面発光半導体レーザ素子または面発光レーザアレイまたは面発光レーザモジュールを用いて構成されている。

【0142】

すなわち、図13の光LANシステムでは、サーバーとコアスイッチとの間の光伝送の光源、および／または、コアスイッチと各スイッチとの間の光伝送の光源、および／または、スイッチと各端末との間の光伝送の光源に、上述した本発明の面発光半導体レーザ素子または面発光レーザアレイまたは面発光レーザモジュールが用いられている。また、各機器間は石英シングルモードファイバまたはマルチモードファイバによって結合を行っている。このような光LANの物理層としては、例えば1000BASE-LX等のギガビットイーサネットが挙げられる。

【0143】

図13の光LANシステムでは、光伝送の光源に、上述した本発明の面発光半導体レーザ素子または面発光レーザアレイまたは面発光レーザモジュールが用いられることで、高速通信が可能となった。更に、GaNNAsを活性層とした本発明の面発光レーザでは、動作環境温度等、駆動条件の変化に対しても安定に発振が得られ、信頼性の高い光通信システムを構成することができる。

【0144】

【発明の効果】

以上に説明したように、請求項1記載の発明によれば、屈折率が異なる2種の半導体層が積層されているn型にドープされたn型半導体分布ブラッグ反射器において、屈折率が異なる2種の半導体層の間に、前記2種の半導体層の間の屈折率を有する中間層が設けられているので、半導体ヘテロ界面の静電容量が低減されたn型半導体分布ブラッグ反射器を提供することができる。

【0145】

また、請求項2記載の発明によれば、中間層の厚さを20nmよりも厚くすることによって、ヘテロ界面の影響を大幅に低減し、n型分布プラグ反射器の電流-電圧特性を改善することができるとともに、ヘテロ界面における静電容量を低減することができる。

【0146】

中間層によりヘテロ界面の容量が低減されるのは、中間層によってヘテロ界面におけるスパイク、ノッチ等のポテンシャル分布が平滑化され、界面におけるキャリアの蓄積、空乏化が抑制される為である。中間層を設けない場合には、ヘテロ界面に生じるスパイク、ノッチ形状のポテンシャル分布によってキャリア（電子）の蓄積、空乏化が生じ、測定条件による電流-電圧特性の変化、及びヘテロ障壁におけるキャリアのトンネル等が原因と考えられる電流-電圧特性の非線形性が生じるといった問題がある。更に、これに加えて、キャリアの空乏化による静電容量の発生等も問題となる。しかし、n型分布プラグ反射器の各界面に20nm以上の厚さの中間層を設けた場合には、これらの問題を大幅に改善することができる。つまり、20nmよりも厚い中間層によって、測定条件による電流-電圧特性の変化、及び電流-電圧特性の非線形性は大幅に低減し、またヘテロ界面による静電容量を大幅に低減することができる。以上から、電気特性の優れたn型分布プラグ反射器を得ることができる。

【0147】

また、請求項3記載の発明によれば、中間層の厚さを30nm以上の厚さとすることによって、ヘテロ界面の影響を更に効果的に低減し、n型分布プラグ反射器の電流-電圧特性を改善することができるとともに、ヘテロ界面における静電容量を低減することができる。

【0148】

中間層によりヘテロ界面の容量が低減されるのは、中間層によって、ヘテロ界面におけるスパイク、ノッチ等のポテンシャルの分布が平滑化され、界面におけるキャリアの蓄積、空乏化が抑制される為であり、厚い中間層程、この作用は大きい。従って、特に中間層の厚さを30nm以上とすることにより、CW測定と

パルス測定との違いは殆ど無くなり、より効果的に前述の様な作用を得ることができる。以上の様に、電流-電圧特性の変化、及び電流-電圧特性の非線形性をより効果的に低減し、また同様にヘテロ界面による静電容量をより効果的に低減することができる。以上から、電気特性の優れたn型分布プラグ反射器を得ることができる。

【0149】

また、請求項4記載の発明によれば、請求項1記載のn型半導体分布プラグ反射器において、前記中間層の厚さ t [nm]が、分布プラグ反射器の反射波長 λ [μ m]に対して、 $20 < t \leq (50\lambda - 15)$ [nm]の範囲であるので、高い反射率を維持したまま、ヘテロ界面の影響が低減された、電気特性の優れたn型分布プラグ反射器を得ることができる。すなわち、分布プラグ反射器は、これを構成する半導体層の屈折率差が大きい程、また界面が急峻である程、高い反射率を得ることができる。従って、中間層の厚さが厚くなるのに対応し、反射率は次第に低下する傾向がある。従って、中間層の厚さを厚くし過ぎると、分布プラグ反射器の反射率は急激に低下する。しかし、ヘテロ界面を平坦にする効果は、中間層の厚さが厚い程有効に得られる。よって中間層の厚さとして、これらを両立する最適な範囲があることが分かる。つまり、最適な中間層の厚さの範囲とし、中間層の厚さを分布プラグ反射器の反射波長 λ [μ m]に対し、 $20 < t \leq (50\lambda - 15)$ [nm]に選ぶことによって、高い反射率を維持したまま、ヘテロ界面の影響が低減された、電気特性の優れたn型分布プラグ反射器を得ることができる。

【0150】

また、請求項5記載の発明によれば、請求項1乃至請求項4のいずれか一項に記載のn型半導体分布プラグ反射器が用いられていることを特徴とする面発光半導体レーザ素子であるので、静電容量が低減され、高速変調が可能な面発光半導体レーザ素子を提供することができる。

【0151】

また、請求項6記載の発明によれば、活性層を挟んでn型半導体分布プラグ反射器とp型半導体分布プラグ反射器とが設けられている面発光半導体レーザ

素子において、前記n型半導体分布プラグ反射器がメサ形状に加工されているので、静電容量が低減され、高速変調が可能な面発光半導体レーザ素子を提供することができる。

【0152】

また、請求項7記載の発明によれば、活性層を挟んでn型半導体分布プラグ反射器とp型半導体分布プラグ反射器とが設けられている面発光半導体レーザ素子において、n型半導体分布プラグ反射器の共振領域以外の領域が高抵抗化されているので、静電容量が低減され、高速変調が可能な面発光半導体レーザ素子を提供することができる。

【0153】

また、請求項8記載の発明によれば、請求項6または請求項7記載の面発光半導体レーザ素子において、前記n型半導体分布プラグ反射器は、屈折率が異なる2種の半導体層の間に、前記2種の半導体層の間の屈折率を有する中間層が設けられているので、静電容量が低減され、高速変調が可能な面発光半導体レーザ素子を提供することができる。

【0154】

また、請求項9記載の発明によれば、請求項6または請求項7記載の面発光半導体レーザ素子において、前記n型半導体分布プラグ反射器は、屈折率が異なる2種の半導体層の間に、前記2種の半導体層の間の屈折率を有する中間層が設けられ、前記中間層の厚さが20 [nm] よりも厚いので、電子電流の通路を限定し、静電容量に寄与するn型半導体分布プラグ反射器の面積を低減でき、更に、n型半導体分布プラグ反射器のヘテロ界面の静電容量を低減し、高速変調が可能となる。すなわち、請求項1、請求項2の効果で説明した様に、前記の半導体層をヘテロ界面に設けることによって、中間層を設けない場合に比べて、ヘテロ界面におけるポテンシャルの分布が平滑化され、キャリアの空乏、蓄積が低減し、空乏化によって生じる静電容量を飛躍的に低減することができる。更に、請求項6、請求項7の様に、n型半導体分布プラグ反射器のエッチング、及び高抵抗化により電子の通路をメサ領域内に限定することによって、容量として実効的に寄与する半導体分布プラグ反射器の面積を低減することができる。従つ

て、請求項 9 の様にこれらを併せて用いることにより、更に効果的に素子の静電容量を低減することが可能であり、非常に高速変調に適した構造を得ることが可能である。請求項 9 による素子は、以上の様に n 型半導体分布プラグ反射器の静電容量が低減したことによって、10 Gbps 以上の高速変調を容易に行うことが可能となる。

【0155】

また、請求項 10 記載の発明によれば、請求項 6 または請求項 7 記載の面発光半導体レーザ素子において、前記 n 型半導体分布プラグ反射器は、屈折率が異なる 2 種の半導体層の間に、前記 2 種の半導体層の間の屈折率を有する中間層が設けられ、前記中間層の厚さが 30 [nm] 以上の厚さであるので、電子電流の通路を限定し、静電容量に寄与する n 型半導体分布プラグ反射器の面積を低減でき、更に、n 型半導体分布プラグ反射器のヘテロ界面の静電容量を低減し、高速変調が可能となる。すなわち、請求項 1、請求項 2 の効果で説明した様に、前記の半導体層をヘテロ界面に設けることによって、十分にヘテロ界面におけるポテンシャルの分布を平滑化することが可能であり、キャリアの空乏、蓄積が低減し、空乏化によって生じる静電容量を更に飛躍的に低減することができる。更に、請求項 6、請求項 7 の様に、n 型半導体分布プラグ反射器のエッチング、及び高抵抗化により電子の通路をメサ領域内に限定することによって、容量として実効的に寄与する半導体分布プラグ反射器の面積を低減することができる。従って、請求項 10 の様にこれらを併せて用いることにより、更に効果的に素子の静電容量を低減することが可能であり、非常に高速変調に適した構造を得ることが可能である。請求項 10 による素子は、以上の様に n 型半導体分布プラグ反射器の静電容量が低減したことによって、10 Gbps 以上の高速変調を容易に行うことが可能となる。

【0156】

また、請求項 11 記載の発明によれば、請求項 6 または請求項 7 記載の面発光半導体レーザ素子において、前記 n 型半導体分布プラグ反射器は、屈折率が異なる 2 種の半導体層の間に、前記 2 種の半導体層の間の屈折率を有する中間層が設けられ、前記中間層の厚さ t [nm] が、分布プラグ反射器の反射波長 λ [

μm] に対して、 $20 < t \leq (50\lambda - 15)$ [nm] の範囲であるので、電子電流の通路を限定し、静電容量に寄与する n 型半導体分布プラグ反射器の面積を低減でき、更に、n 型半導体分布プラグ反射器のヘテロ界面の静電容量を低減し、高速変調が可能となる。すなわち、請求項 1, 請求項 2, 請求項 3 の効果で説明した様に、前記の半導体層をヘテロ界面に設けることによって、ヘテロ界面におけるポテンシャルの分布が平滑化され、キャリアの空乏、蓄積が低減し、空乏化によって生じる静電容量を飛躍的に低減することができる。また、中間層の厚さを上記の範囲に選ぶことによって、n 型分布プラグ反射器の反射率を高く維持することができ、発振閾値電流の低い面発光レーザ素子を得ることができる。

【0157】

更に、請求項 6, 請求項 7 の様に n 型半導体分布プラグ反射器のエッチング及び高抵抗化により電子の通路をメサ領域内に限定することによって、容量として実効的に寄与する半導体分布プラグ反射器の面積を低減することができる。従って、請求項 11 の様にこれらを併せて用いることにより、更に効果的に素子の静電容量を低減することが可能であり、非常に高速変調に適した構造を得ることが可能である。請求項 11 による素子は、以上の様に n 型半導体分布プラグ反射器の静電容量が低減したことによって、10 Gbps 以上の高速変調を容易に行うことが可能となる。

【0158】

また、請求項 12 記載の発明によれば、請求項 5 乃至請求項 11 のいずれか一項に記載の面発光半導体レーザ素子において、活性層は、III族材料と V 族材料とにより構成されており、活性層の III 族材料が、Ga, In のいずれか、または、全てであり、活性層の V 族材料が、As, N, Sb のいずれか、または、全てであるので、静電容量が低減され、高速変調が可能な長波長帯の面発光半導体レーザ素子を提供することができる。

【0159】

また、請求項 13 記載の発明によれば、請求項 5 乃至請求項 12 のいずれか一項に記載の面発光半導体レーザ素子によって構成されていることを特徴とする面

発光レーザアレイであるので、静電容量が低減され、高速変調が可能な面発光レーザアレイを提供することができる。

【0160】

また、請求項14記載の発明によれば、請求項5乃至請求項12のいずれか一項に記載の面発光半導体レーザ素子、または、請求項13記載の面発光レーザアレイが用いられていることを特徴とする面発光レーザモジュールであるので、高速な光通信、光伝送が可能な面発光レーザモジュールを提供することができる。

【0161】

また、請求項15記載の発明によれば、請求項5乃至請求項12のいずれか一項に記載の面発光半導体レーザ素子、または、請求項13記載の面発光レーザアレイ、または、請求項14記載の面発光レーザモジュールを用いて構成された光インターフェクションシステムであるので、高速、大容量の光伝送が可能な光インターフェクションシステムを提供することができる。

【0162】

また、請求項16記載の発明によれば、請求項5乃至請求項12のいずれか一項に記載の面発光半導体レーザ素子、または、請求項13記載の面発光レーザアレイ、または、請求項14記載の面発光レーザモジュールを用いて構成された光通信システムであるので、高速、大容量の光伝送が可能な光通信システムを提供することができる。

【図面の簡単な説明】

【図1】

第1の実施形態のn型半導体分布プラグ反射器の一例を説明するための図である。

【図2】

組成傾斜層の一例を示す図である。

【図3】

第2、第6の実施形態の面発光半導体レーザ素子の一例を説明するための図である。

【図4】

第3, 第5の実施形態の面発光半導体レーザ素子の一例を説明するための図である。

【図5】

n型半導体分布プラグ反射器の一例を示す図である。

【図6】

第4, 第5の実施形態の面発光半導体レーザ素子の一例を説明するための図である。

【図7】

n型半導体分布プラグ反射器の一例を示す図である。

【図8】

実施例2の面発光半導体レーザ素子をp型半導体基板上に実現した例を示す図である。

【図9】

面発光半導体レーザ素子の他の構成例を示す図である。

【図10】

第7の実施形態の面発光レーザアレイの一例を説明するための図である。

【図11】

第8の実施形態の面発光レーザモジュールの一例を説明するための図である。

【図12】

第9の実施形態の光インターフェクションシステムの一例としての並列光インターフェクションシステムを示す図である。

【図13】

第10の実施形態の光通信システムの実施例としての光LANシステムを示す図である。

【図14】

ヘテロ界面が素子特性に与える影響を示すための電流-電圧特性を示す図である。

【図15】

A1As/GaAs からなる n 型半導体分布プラグ反射器を含む素子を示す図である。

【図16】

図15と同様の構造の素子において、n 型半導体分布プラグ反射器のA1As/GaAs の各界面に中間層として線形組成傾斜層を設けた場合の電流一電圧特性を示す図である。

【図17】

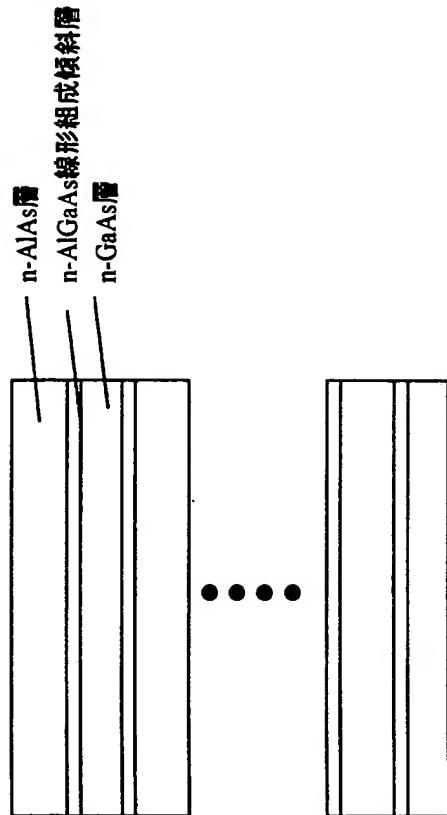
各波長帯において、A1As/GaAs よりなる分布プラグ反射器の組成傾斜層の厚さに対する反射率変化の微係数を示す図である。

【図18】

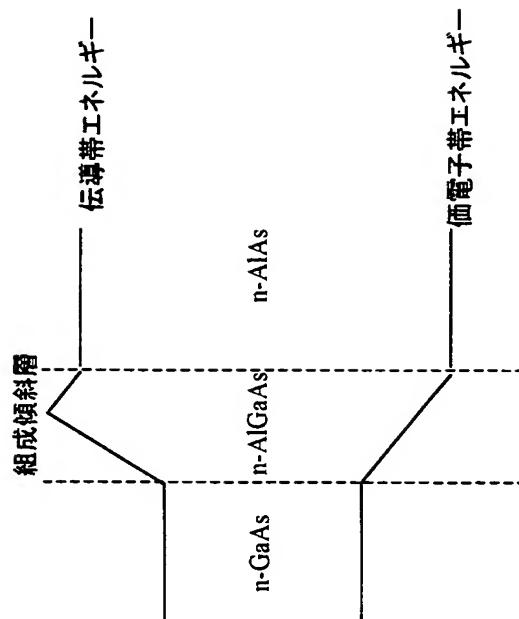
第3の実施形態の n 型半導体分布プラグ反射器の一例を説明するための図である。

【書類名】 図面

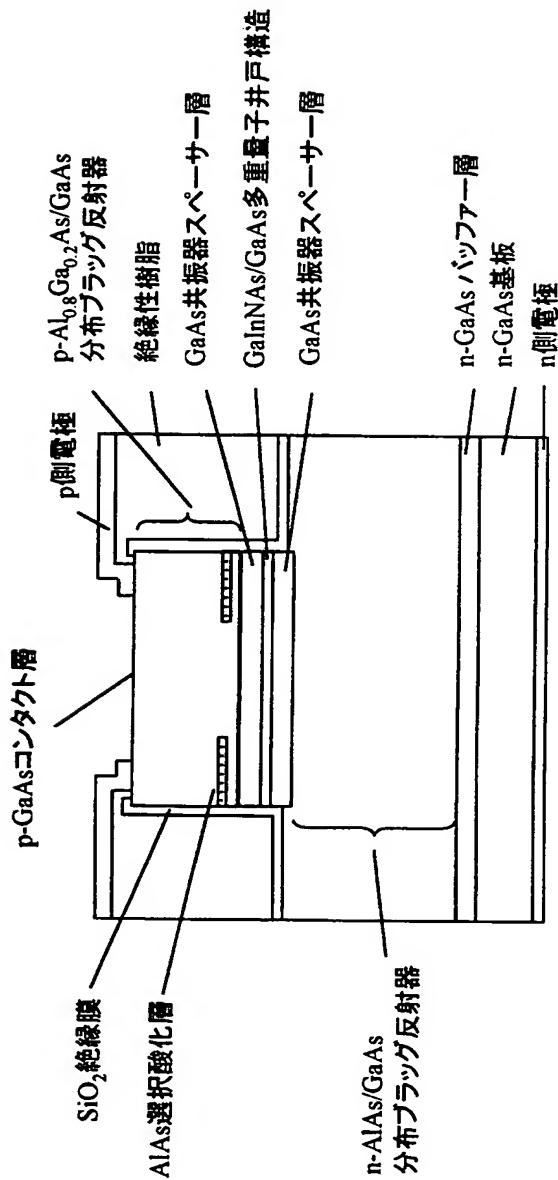
【図1】



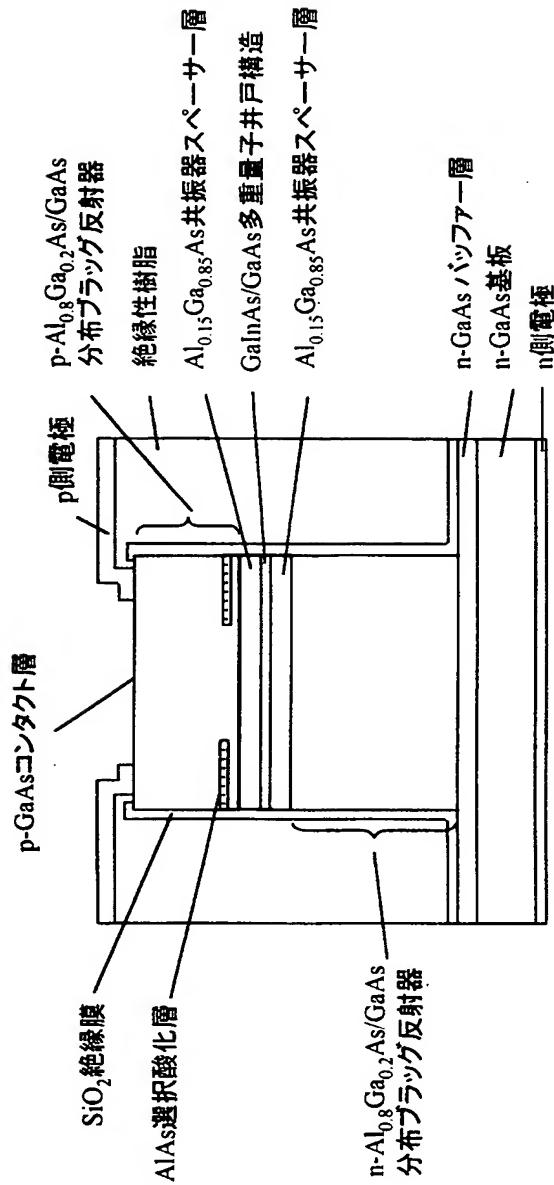
【図2】



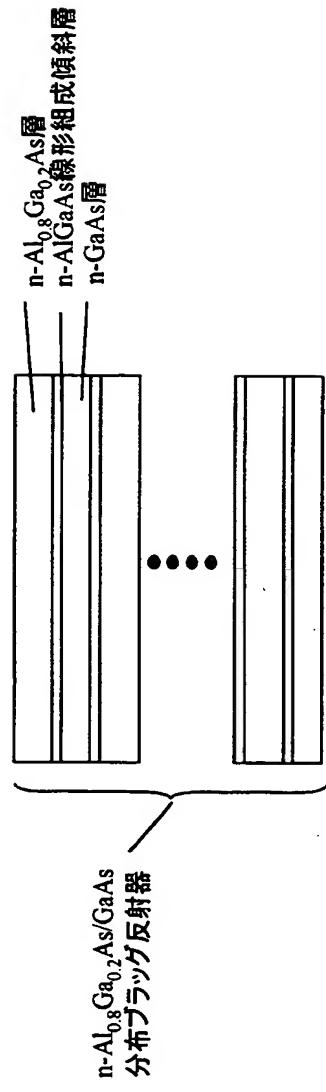
【図3】



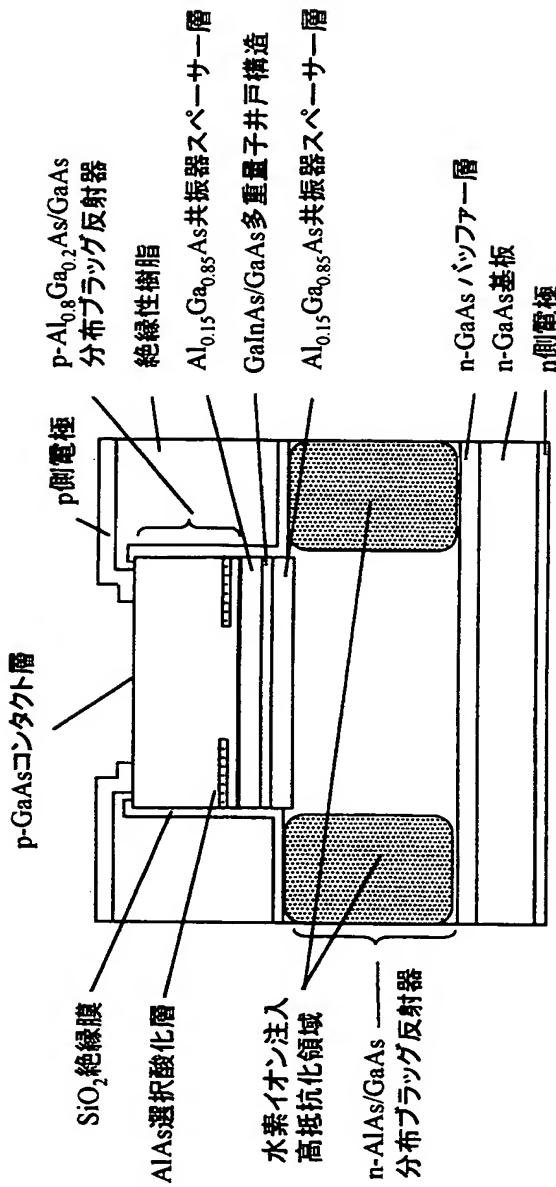
【図4】



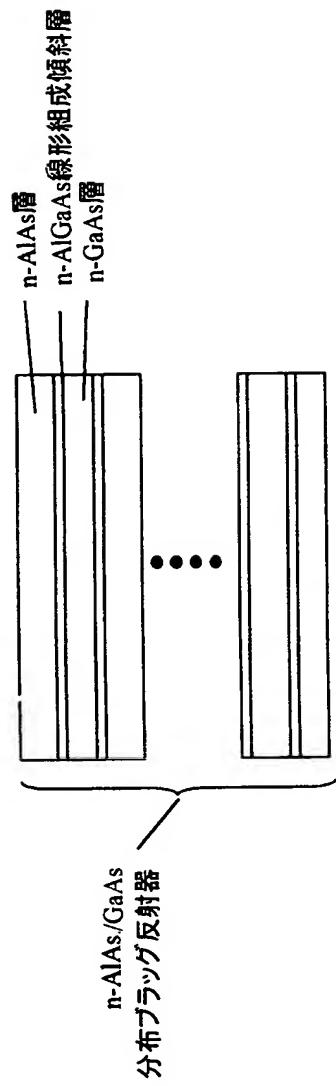
【図5】



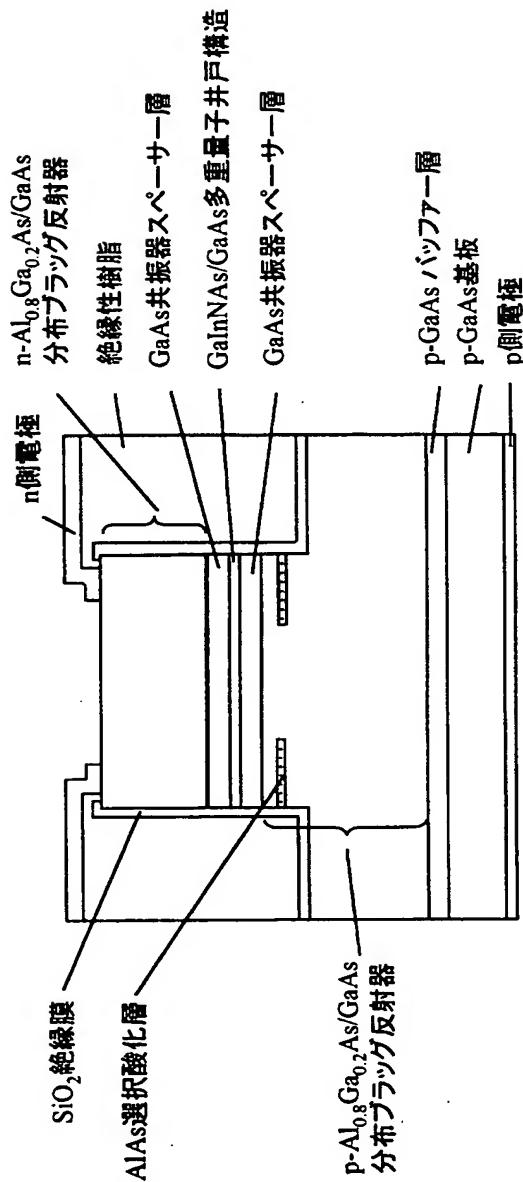
【図6】



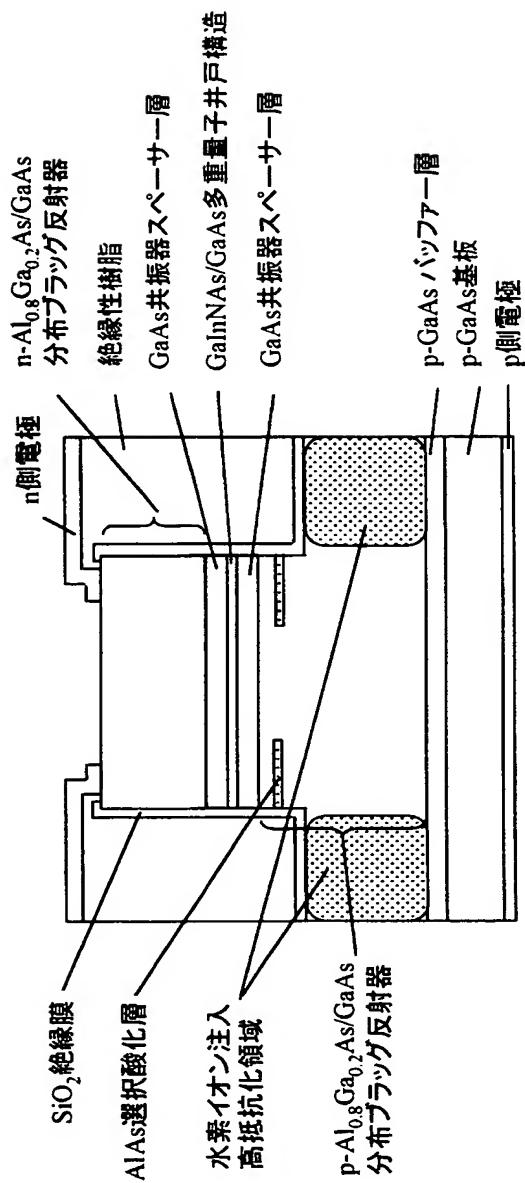
【図 7】



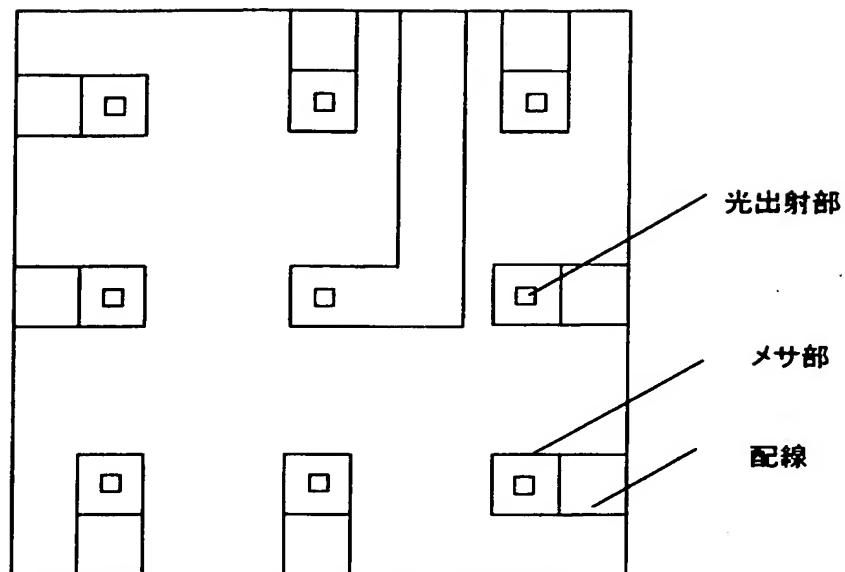
【図8】



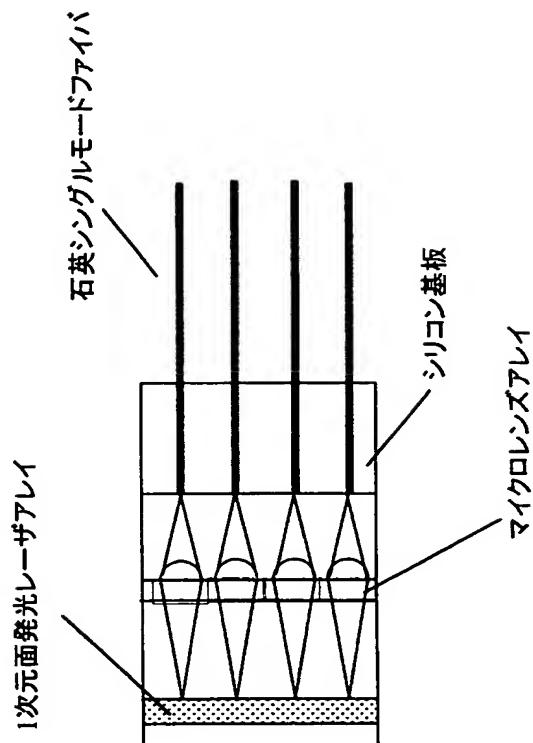
【図 9】



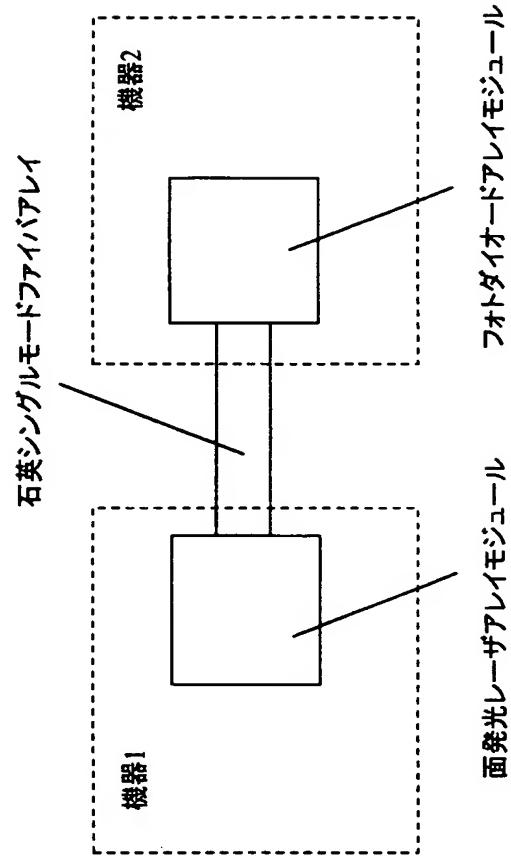
【図10】



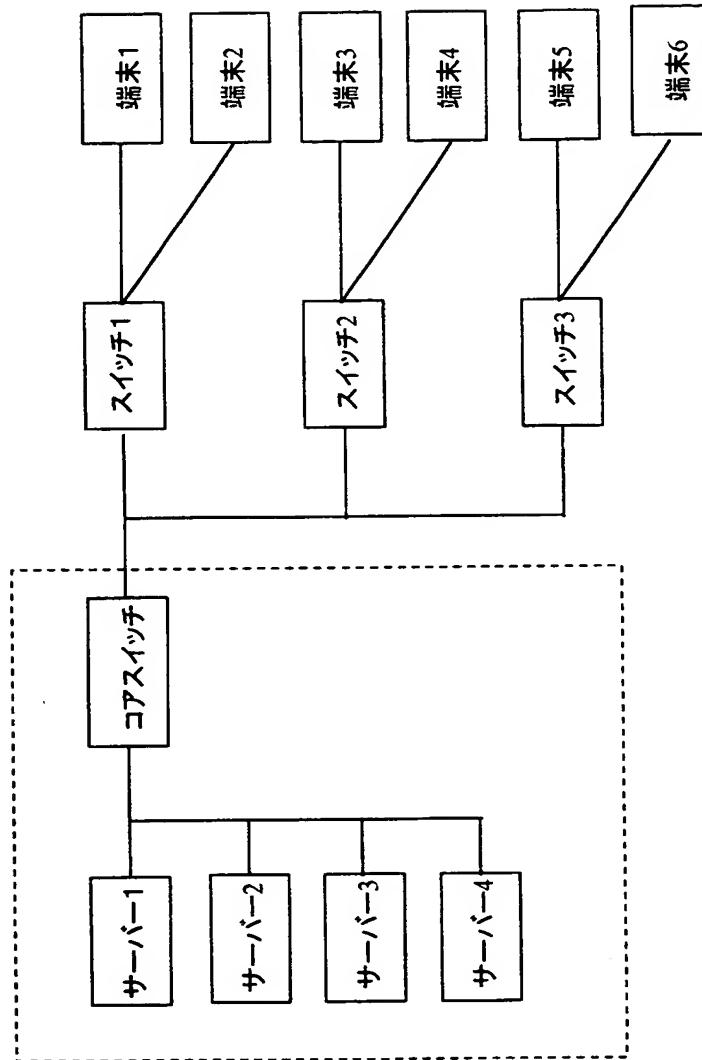
【図 11】



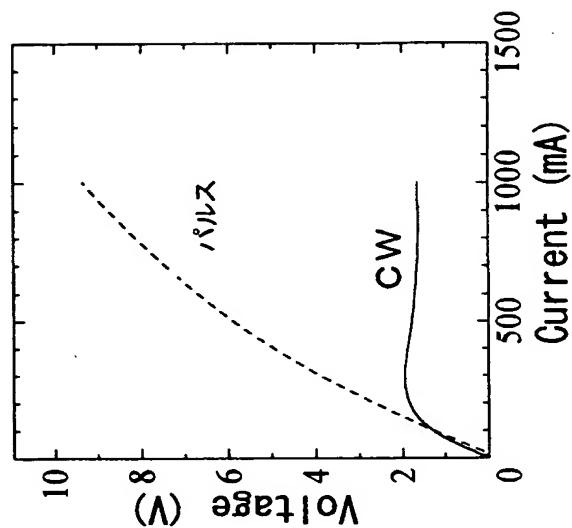
【図12】



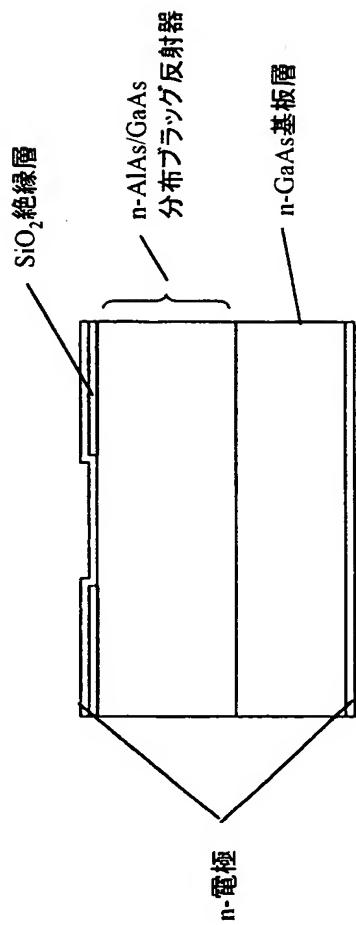
【図13】



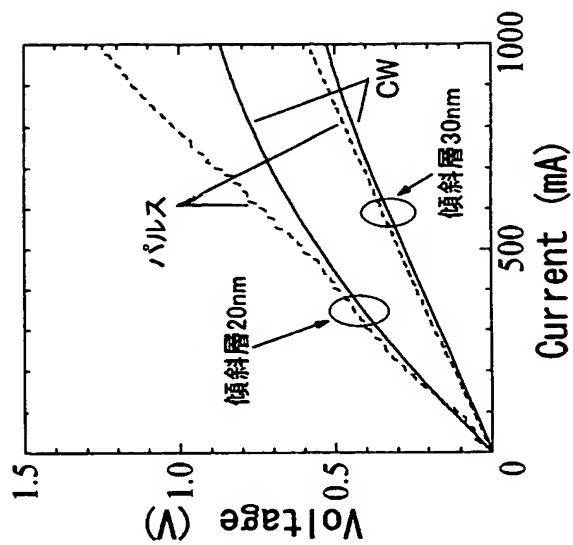
【図14】



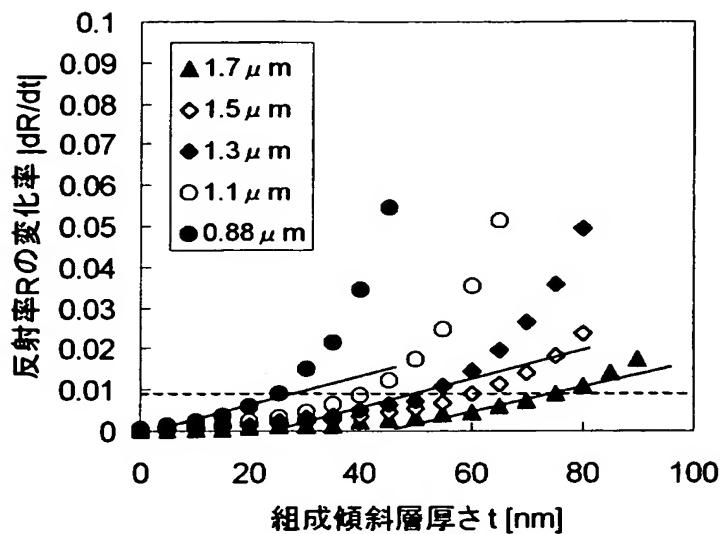
【図15】



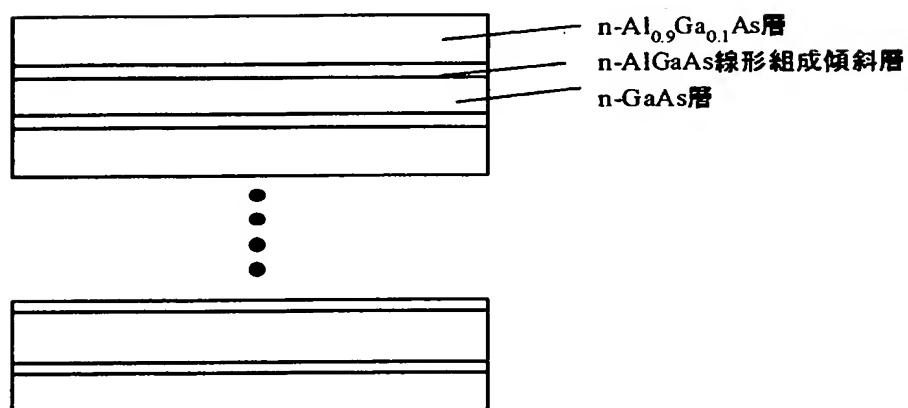
【図16】



【図17】



【図18】



【書類名】 要約書

【要約】

【課題】 静電容量の低減を図ることの可能な n 型半導体分布プラグ反射器を提供する。

【解決手段】 屈折率が異なる 2 種の半導体層が積層されている n 型にドープされた n 型半導体分布プラグ反射器において、屈折率（禁則帯幅）が異なる 2 種の半導体層の間に、前記 2 種の半導体層の間の屈折率を有する中間層（半導体層）が設けられていることを特徴としている。

【選択図】 図 1

特願 2003-118115

出願人履歴情報

識別番号 [000006747]

1. 変更年月日 2002年 5月17日

[変更理由] 住所変更

住 所 東京都大田区中馬込1丁目3番6号

氏 名 株式会社リコー